

ナノ秒の大電流共振パルス・ドライバの設計、 レーザー・ダイオード、Lidarなどの アプリケーション向け



John S. Glaser、アプリケーション・エンジニアリング部門ディレクタ; Efficient Power Conversion Corporation

1.0 概要

窒化ガリウム (GaN) のパワーFETとICは、ナノ秒の大電流パルス発生器に幅広く応用されています。用途の1つ、特に、飛行時間 (ToF:time-of-flight) 型Lidar (光による検出と距離の測定) は、数ナノ秒のパルス幅と数10から数100アンペアのピーク電流を持つ電流パルスを生成できる費用対効果の高いGaNベースのダイオード・レーザー・ドライバによって実現されています。EPCは、このアプリケーションや、GaNパワー半導体技術に固有の超高速、繰り返しピーク電流能力、低インダクタンス、高い信頼性の恩恵を受けるその他のアプリケーションの最先端に立っています。EPCは、幅広い電流パルス能力をサポートしており、この能力を必要とする技術者や訴求する技術者がすぐに使いこなせるように、一連の開発基板を提供しています。これらの設計の回路図、部品表BOM (bill of material)、プリント回路基板のレイアウトといったファイルは、無料でダウンロードできます。大電流パルス・ドライバは、概念的には単純ですが、寄生要素、特にインダクタンスが支配的となり、多くの課題が存在します。このアプリケーション・ノートでは、再現性と予測性に優れた1桁ナノ秒の大電流パルスを実現するために使われる基本的な背景と設計方法を説明します。

2.0 はじめに

窒化ガリウム (GaN) のパワーFETとICは、シリコンMOSFETに比べて、性能指標FOM (figure of merit) が桁違いに向上し、電圧とオン抵抗 $R_{DS(on)}$ が同等の場合のコストもシリコンと同等であることが実証されています [1]。主な改善点はスイッチング速度の向上とサイズの小型化であり、明らかな用途はスイッチング・モードの電力変換です。したがって、特に、優れた効率、電力密度、信頼性を必要とする用途では、パワー・コンバータでのGaNの採用が急速に増加していることは驚くべきことではありません。予測しにくいことは、これまで存在しなかった、非実用的だった、または天文學的なコストがかかった新しいアプリケーションが可能になることです。最近の例としては、費用対効果の高い飛行時間 (ToF) 型Lidarベースの3次元イメージングの開発が挙げられます。これは、自動車のADAS (先進運転支援システム) システムやロボットなどのアプリケーションの自律型ナビゲーションで広く使われています [2],[3],[4],[5]。GaNパワー・デバイスによって、数ナノ秒と

いう短い時間で、数10～数100 Aのパルスが発生可能な超小型レーザー・ダイオード・ドライバが実現可能なので、費用対効果の高いLidarシステムの開発と製品化が可能になりました。超小型とはどういう意味でしょうか？参考までに、このアプリケーション・ノートの設計の1つでは、 $2 \times 3.5 \times 0.64$ mmのチップスケールのGaN FETを使って、数10または数100 kHzで、200 Aを超えるパルスでレーザーを何年も駆動しています。つまり、何兆ものパルスを劣化の兆候なく発生しています [6]。これらはすべて、標準的なプリント回路基板を使って、部品点数が少なく、低コストで実現できます。

このアプリケーション・ノートでは、Lidar用途向けのレーザー・ダイオード・ドライバに焦点を当てていますが、その設計方法は、ナノ秒の大電流パルスが必要なあらゆるアプリケーションに適しています。新しい能力なので、これは大きな可能性を秘めていると言っても過言ではありません。ダイオード・レーザー加工、大出力インパルス・レーダー、医療用画像処理が可能になるでしょう。読者の皆さんには想像

力を働かせてください。数ナノ秒の数10または数100 Aで何ができるでしょうか？

このアプリケーション・ノートでは、以下のトピックを取り上げます：まず、Lidar、レーザー・ダイオード、パルス要件について簡単に説明します。そして、パルス電力用途に目を向けたGaNパワー半導体技術の概要を説明します。次に、共振パルス・レーザー・ドライバを紹介し、共振パルス回路設計と設計手順について詳しく説明します。その後、EPCのレーザー・ドライバEPC9179に基づく設計例を紹介します[7]。次のセクションでは、EPCのレーザー・ドライバの実験結果を紹介します。最後の技術セクションでは、代替ドライバ構成、電圧と電流の検出、共振コンデンサの充電、潜在的な設計上の落とし穴など、さまざまな補助的なトピックを取り上げます。最後に、付録では、Lidarやその他のナノ秒の大電流パルス用途を対象とした現在、入手可能なEPCのデモ・ボードをまとめます。

3.0 Lidarと大出力レーザー送信器の必要性

Lidarは、電磁放射が光帯域にあるレーダーの一種です [8]。一般的なLidarシステムが図1です。ここ数年、Lidarの特定の方式の1つである飛行時間 (ToF) の距離測定が、大量に商業生産されるようになりました。レーザーを光源として使えば、たとえ遠距離でも小さなスポットの距離を測定できます。操作可能な光学系と組み合わせると、スポット距離測定をスイープし、3次元空間で対象物をマッピングできます。

ToF型 Lidarには、直接飛行時間型 (DToF:direct time-of-flight) と間接飛行時間型 (IToF:indirect time-of-flight) の2種類があります。このアプリケーション・ノートでは、DToF型Lidarの要件についてのみ説明します。基本的な動作原理が図2です。DToFシステムでは、単一のパルスが送信され、対象物から反射されて検出されます。送信されたパルスと検出されたパルスの間の時間、つまり飛行時間が測定され、距離は式1から計算できます：

$$t_d = 2d/c \quad (1)$$

これは非常に単純化された見方ですが、基本原則は有効であることに留意してください。

4.0 DToF型Lidar送信器の要件

DToF型Lidarには、指定された波長の短時間の大出力光パルスが必要です。これらの要件は通常、Lidarシステムの設計レベルから送信器設計者に伝えられます。システム・レベルの懸念事項は通常、範囲、視野、ピクセル数、フレーム速度、動作環境です。後者には、干渉源（太陽、他のLidar、マルチパス）や信号の減衰（雨、霧、もや、汚れた光学系）、および目の安全性に関する規制などがあります。設計者は、所望の波長、パルス持続時間、パルス出力の数値目標を必要とします。このセクションでは、費用対効果の高いDToF型Lidarシステムの一般的な要件について簡単に説明します。

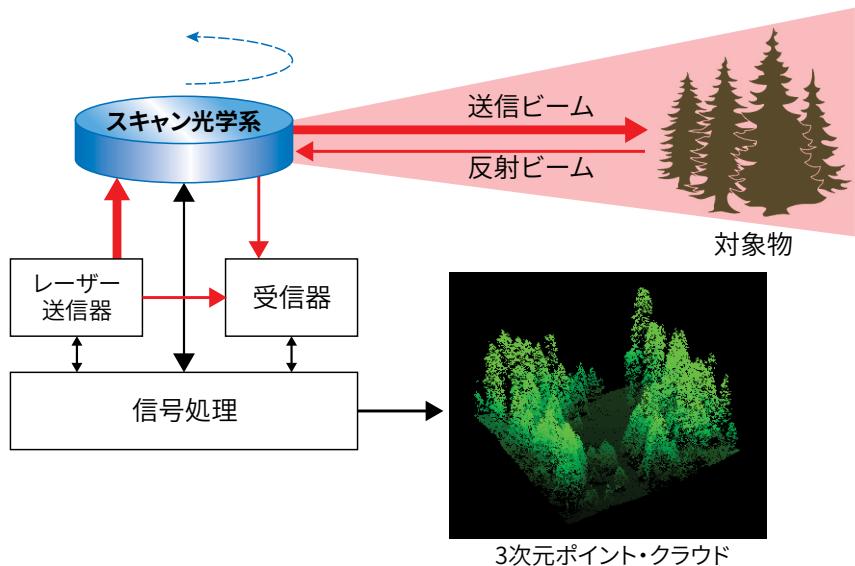


図1. 基本的なLidarシステム

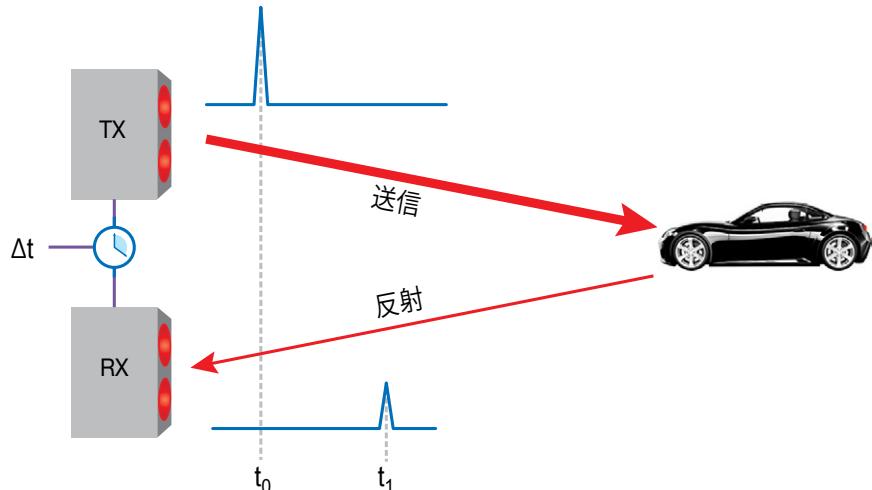


図2. DToF型Lidarシステムの動作の簡略図

4.1 ダイオード・レーザー

DToF型Lidarは、端面発光レーザー（EEL：edge-emitting laser）または垂直共振器型面発光レーザー（VCSEL：vertical cavity surface emitting laser）のいずれかの近赤外（NIR：near-infrared）半導体レーザー・ダイオードが最も一般的に使われています。いくつかの一般的なレーザー・ダイオードを図3に示します[9],[10],[11],[12]。電気的には、レーザー・ダイオードは非常に高速なPN接合ダイオードとして動作します。レーザーのしきい値電流を超えて順方向にバイアスすると、順方向電流にほぼ比例する出力光パワーで、レーザー光を放射します。したがって、電流パルスで駆動すると、レーザー光のパルスが得られます[13]。これらのレーザーの大部分は、波長が900～950 nmの範囲ですが、1450～1550 nmを選択することもあります。ファイバ・レーザーなどの他の光源も使えますが、ダイオード・レーザーは、価格、性能、サイズ、信頼性、使いやすさの点で非常に魅力的な組み合わせを備えています。

ダイオード・レーザー技術は、過去10年間で急速に進歩してきました。大出力レーザー・ダイオードの場合、最も明らかな進歩は、単一チップ上の多接合および並列レーザーと、表面実装パッケージへの移行です。これらの技術によって、特定のチップの光出力を高めることができます。各アプローチには利点と欠点があり、現代の大出力レーザー・ダイオードでは、単一チップで両方のアプローチが使われることがよくあります。表1は、ToF型Lidar用途を対象とした市販のレーザー・ダイオードのパラメータの概要です。これは、網羅的な選択ではなく、実際の使用状況ではなく、メーカーのデータの入手できるものに基づいて選択しています。パッケージ化されているものもパッケージ化されていないものも含め、入手可能なレーザーは他にもたくさんあり、その数は増え続けています。

パルス動作を目的としたレーザー・ダイオードの場合、実際のレーザー・チップは、非常に小型で、特にEELは小型です。パルス動作中の電力消費量が大きいため、熱管理の問題から、平均出力電力は通常、数W以下に制限されます。つまり、これらのレーザー・ダイオードの動作デューティ比は通常、1%または0.1%程度に制限されます。

レーザー・ダイオードの光学的な遺産の残念な結果として、回路シミュレーション・モデルや、そのようなモデルの開発に必要な電気的パラメータをメーカーから入手することが困難または不可能であることが多く、これが電気的な設計の課題となっています。この状況が改善されることが期待されます。

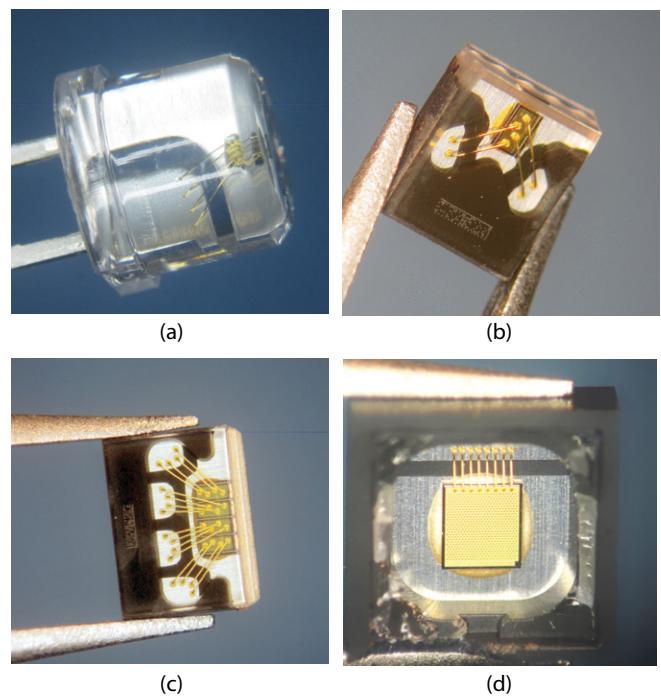


図3. ToF型Lidarシステムで使われる一般的なレーザー・ダイオード。ダイオードはすべて、オーストリアのams OSRAM 製です：
(a) SPL PL90_3、シングル・チャネル・トリプル・ジャンクションEEL、(b) SPL S1L90A_3 A01、シングル・チャネル・トリプル・ジャンクションEEL、(c) SPL S4L90A_3 A01、クアッド・チャネル・トリプル・ジャンクションEEL、(d) ディフューザを取り外した EGA2000-940-W、シングル・チャネル・トリプルジャンクションVCSELアレイ。

型番	メーカー	λ [nm]	I_{Fmax} (A)	V_{Fmax} (V)	$P_{opt,max}$ (W)	技術	チップ面積 [mm ²]	パッケージ	L (nH)
SPL PL90_3	独オスマム	905	30	9	75	EEL	不明	スルー・ホール	> 5
TPGAD1S09H	米エクセリタス・テクノロジーズ	905	30	12.5	75	EEL	不明	表面実装	1.6
SPL S1L90A_3 A01	オスラム	915	40	11	120	EEL	0.24	表面実装	< 0.5
SPL S4L90A_3 A01	オスラム	915	160	11	480	EEL	不明	表面実装	< 0.5
EGA2000-940-W	オスラム	940	10	3.3	7.5	VCSEL	不明	表面実装	< 0.5
TPG3AD1S09	エクセリタス	905	40	11.6	120	EEL	不明	表面実装	1.6
RLD90QZW8	ローム	905	38	13	120	EEL	不明	スルー・ホール	> 5
TPGAD1S11A-4A	エクセリタス	905	120	12.5	300	EEL	不明	表面実装	< 1
PVGR4S12H	エクセリタス	1550	40	100	80	EEL	不明	スルー・ホール	5.6
M53-100	米ルメンタム	905	98	16	400	VCSEL	1.08	チップ	< 0.5

表1. DToF型パルスLidar用途向けのレーザーの選択

4.2 パルス要件

送信される光信号のパルス幅は、Lidarシステムの距離分解能に大きな影響を与えます。図4は、なぜそうなるのかを示しています。上の例を見ると、Lidarから狭い光パルスが送信されます。光パルスは、対象物まで到達し、反射されて戻ってくるため、距離dの対象物の場合、パルスの送信と受信の間の時間 t_d は次のようにになります。

$$t_d = 2d/c \quad (2)$$

ここで、cは空気中の光の速度で、約30 cm/ns (大国主義者にとっては約1フィート/ns)です。時間 t_d を測定することで、距離を計算できます。次に、下の図に示すように、より長い持続時間のパルスを送信するとします。パルスの長さが十分に長くなると、反射パルスが重なり始め、環

境内の特徴を表す反射を区別することが難しくなることが分かります。

実際に、望ましいパルス長を知るため、レーザー・ダイオードを駆動する電流パルス幅1 ns を考えてみましょう。これは、光パルス長30 cmに相当します。対象物の特徴が15 cmに近づくと、受信パルスが重なり始め、区別が難しくなります。さまざまな信号処理技術によって、特定のパルス幅の分解能を向上させることができますが、パルスが短いほど本質的な精度が高くなり、人間の大きさの分解能には数ナノ秒以下のパルスが望ましいことは明らかです。

パルス・エネルギーによって、Lidarの範囲が決まります。分解能の向上が求められ、設計は、より狭いパルスへと向かうため、十分なパルス・エネルギーを維持するため

に、ダイオード電流を増やさなければなりません。一般的なパルス電流は、数Aから数100 Aの範囲になります。

図5は、現在のDToF型Lidarのレーザー送信器でレーザー・ダイオードを駆動するために必要な一般的な数値を示しています。これらは長距離Lidarと短距離Lidarに分類されます。長距離Lidarでは通常、距離測定の分解能の要求が低いため、より長いパルス幅の方が受け入れられやすいことに注意してください。商用Lidarは、急速に変化する技術なので、距離などの数値と定義は、どちらもまだ流動的です。それでも、これらの数値は、DToF型のレーザー・ドライバ設計のパラメータ空間を理解するために役立ちます。

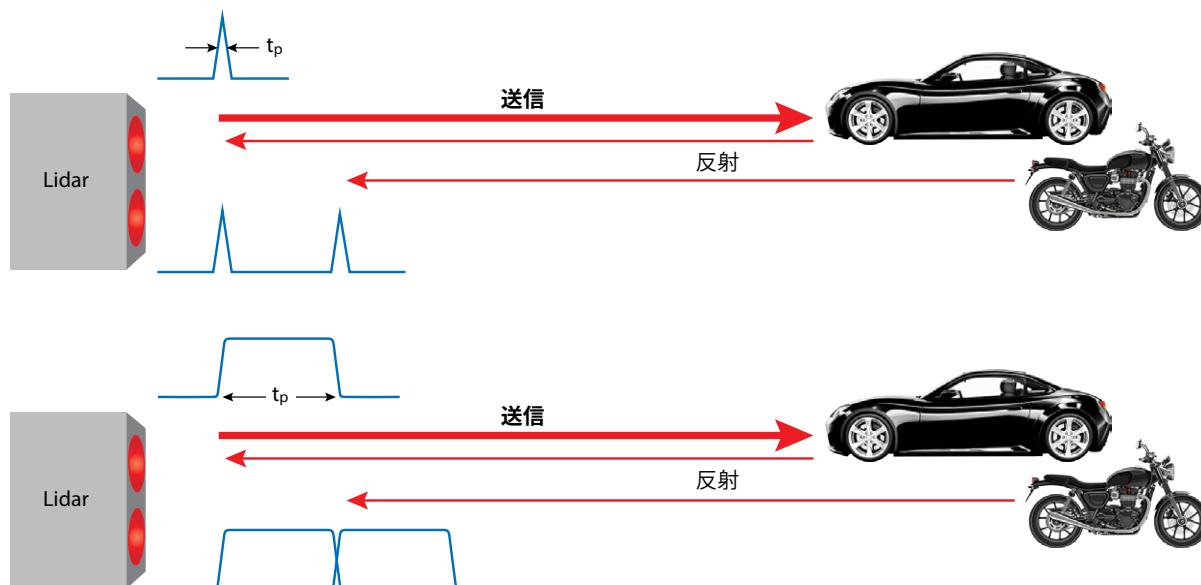


図4. Lidarパルス幅が分解能に与える影響。上図：パルス幅が狭いと反射を簡単に区別できます。下図：パルス幅が広いと、重なり合う可能性があり、区別が難しくなり、距離分解能が低下します。

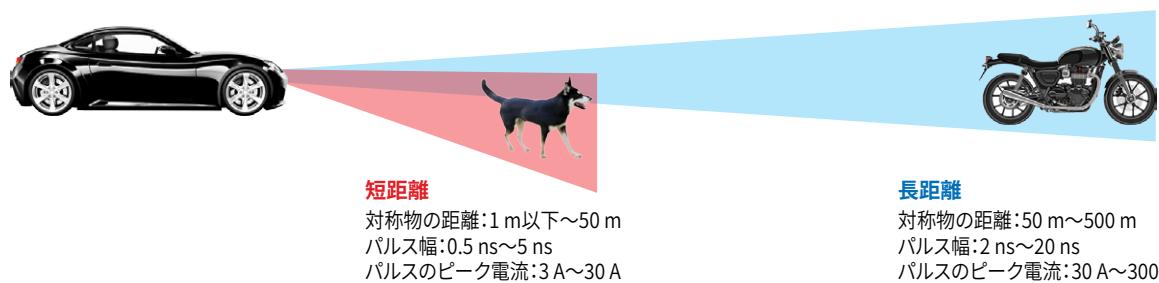


図5. DToF型Lidarシステムの一般的なレーザー・ドライバ仕様

5 レーザー・ドライバ

ダイオード・レーザー・ドライバ回路と実装には、さまざまな異なる種類があります。これは、通信、医療、法執行、材料処理、そして、もちろんLidarなど、さまざまな分野でダイオード・レーザーが多種多様な用途で使われているからです。これらのほとんどは、図6に示す回路と機能的に同等です。これは、基本的に共通ソース・アンプです。多くのレーザー・ドライバは線形モードで動作します。例えば、レーザー電流 i_{DL} は、入力 $V_{Command}$ にほぼ比例します。これは基本的にA級アンプなので、効率が低く、 Q_1 での電力消費が大きいため、大出力動作には適していません。したがって、大電力の場合、 Q_1 はスイッチとして動作します。これによって、消費電力が大幅に削減されますが、電流 i_{DL} はバス電圧 V_{IN} 、ダイオード半導体の順方向電圧 V_{DLF} 、およびパワー・ループのインピーダンス Z_{PL} によって制御されます。後者には、ソース・インピーダンス、 Q_1 のオン抵抗 $R_{DS(on)}$ 、および回路内のその他の寄生インピーダンスが含まれます。 Q_1 はスイッチとして動作するため、 $R_{DS(on)}$ による電圧降下は小さいと想定できます。したがって、インピーダンス Z_{PL} がループ内の支配的なインピーダンスになります。これは、すべての部品と、関連する相互接続の物理的構造に依存するため、ほぼ一定であると見なされ、電力は V_{IN} の変化によって制御されます。

図7は、すべての主要部品が見える非常にシンプルなレーザー・ドライバです。パワー・ループと呼ばれる高周波ループがあり、コンデンサ C_1 、浮遊インダクタンス L_1 、ダイオード・レーザー D_L 、スイッチ Q_1 で構成されています。 V_{IN} 、 Z_{IN} 、 C_1 で構成される充電ループと呼ばれる低周波ループもあります。 Q_1 は、ゲート・ドライバ GD_1 によってオン/オフされ、ゲート・ドライバ GD_1 は、入力信号 $V_{Command}$ によって制御されます。通常の動作では、 Q_1 は周期的にオン/オフするようにコマンドされます。レーザーを含むパワー・ループの遷移に必要なエネルギーは C_1 から供給され、このエネルギーは、充電ループを介して補充されます。性能は、浮遊インダクタンスと半導体パワー・スイッチの速度によって制限されます。

ここで、スイッチが理想的であると仮定すると、支配的な寄生成分はインダクタンスです。パワー・エレクトロニクスの経験があれ

ば、このインダクタンスが電流の立ち上がり時間と制限し、スイッチがオフの場合、ゼロでないインダクタ電流が中断されると、リングングと、それに関連する電圧ストレス、およびEMI(電磁干渉)雑音発生の問題が発生する可能性が高いことを認識できます。インダクタ電流が比較的小さく、 Q_1 のオフ遷移時間が比較的遅い場合、リングングと、それに関連する問題もそれに応じて小さくなり、許容できます。ただし、Lidarでは、極端な電流と高速遷移が要求されるため、極端なリングング、過電圧、EMI雑音が発生する可能性があります。次のセクションで説明する共振パルス・ドライバは、これらの問題に対する実用的なソリューションです。

5.1 共振容量放電レーザー・ドライバの設計

レーザー・ドライバの回路構成には、多くの種類がありますが、大出力で短いパルスの場合、寄生インダクタンスが動作を支配するため、共振設計のみが実用的です。図7は、共振容量放電レーザー・ドライバの簡略化した回路図で、図8は、その主な波形を示しています。

Q_1 が理想的なスイッチ、 R_1 が大きく、 D_L が固定の順方向電圧降下 V_{DLF} を持つ理想的なダイオードであると仮定すると、ドライバ

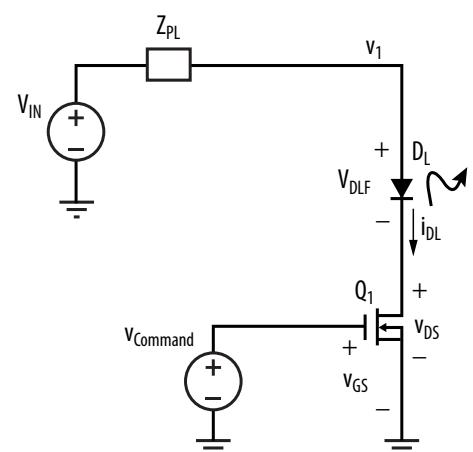


図6. シンプルなレーザー・ドライバ

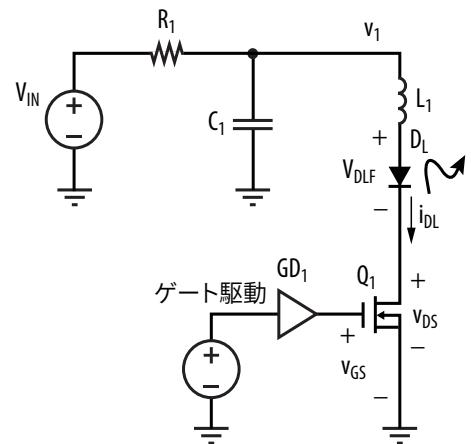


図7. 寄生インダクタンスと、ゼロでない電源インピーダンスのあるシンプルなレーザー・ドライバ

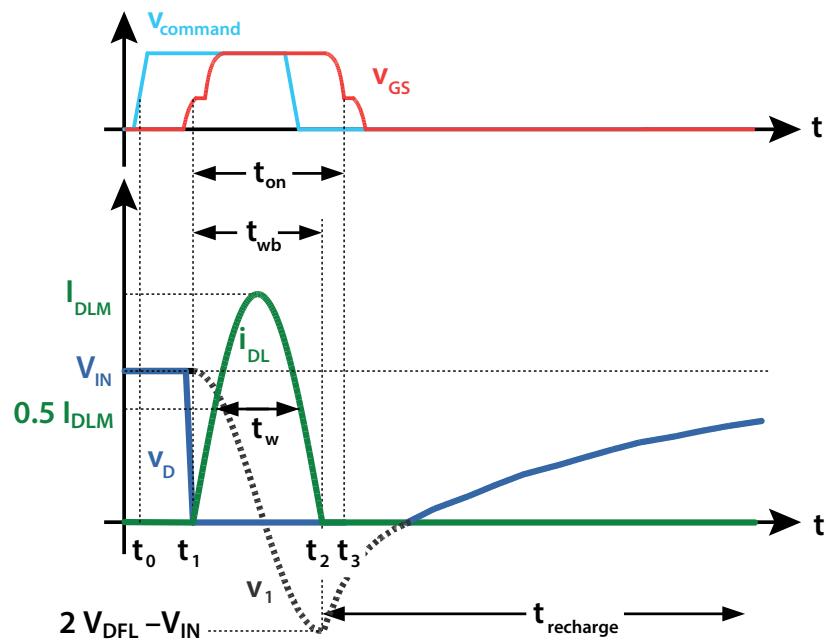


図8. 図7の容量性放電の共振ドライバの主な波形

は以下のように動作します: Q_1 はオフ状態から始まるため、 $i_{DL} = 0$ です。コンデンサ電圧 $V_1 = V_{IN}$ は、 R_1 を介して完全に充電されています。 $t = t_0$ で、 $v_{command}$ がゲート駆動をトリガーし、 $t = t_1$ で Q_1 が完全にオンになります。これによって、レーザー D_L とインダクタ L_1 を介して C_1 が放電されます。 C_1 と L_1 は、共振ネットワークを形成するため、 i_{DL} と V_{C1} は正弦波状のリングになります。共振を駆動する有効な初期コンデンサ電圧は、レーザー・ダイオードの順方向降下によって、 $V_{C1,0} = V_{IN} - V_{DLF}$ になります。 $t = t_2$ で、 i_{DL} はゼロに戻り、 $V_{C1} = 2V_{DLF} - V_{IN}$ になります。この時点では、 D_L は電流の逆流を防ぎ、 C_1 は R_1 を介して再充電されます。スイッチ Q_1 は、 $t = t_3$ で V_1 がゼロと交差する前にオフになります。

コンデンサ充電時間定数 τ_{chrg} と共振周期 t_{res} は、

$$\tau_{chrg} = R_1 C_1 \quad (3)$$

$$t_{res} = 2\pi\sqrt{L_1 C_1} = 2t_{wb} \quad (4)$$

通常、 $\tau_{chrg} \gg t_{res}$ ので、 R_1 は、 $L_1 - C_1$ 共振にほとんど影響を与えません。共振の特性インピーダンス R_0 と、全幅の半値 (FWHM: full width half maximum) のパルス幅 t_w は、

$$R_0 = \sqrt{\frac{L_1}{C_1}} \quad (5)$$

$$t_w = t_{res} \frac{\pi - 2 \sin^{-1} \frac{1}{2}}{2\pi} = \frac{t_{res}}{3} \quad (6)$$

このレーザー・ドライバ構成には、次の利点があります。

- この構成は浮遊インダクタンスを利用します
- パルス形状は安定しています
- パルス・エネルギーは V_{IN} の値によって設定されます
- スイッチは、シンプルな駆動のために接地基準です
- ゲートのオン時のみに、正確な制御が必要です (シングル・エッジ制御)
- レーザー電流パルス幅は、ゲート駆動の最小パルス幅よりも短くできます

5.2 浮遊インダクタンスの影響

インダクタンスは設計に大きな影響を与えますが、次の式を使ってレーザー・ダイオードのピーク電流 I_{DLpk} を計算することで理解できます:

$$I_{DLpk} = \frac{V_{IN} - V_{DLF}}{R_0} \quad (7)$$

(4)、(5)、(6)、(7) から V_{IN} を求めると、

$$V_{IN} = \frac{2\pi L_1}{3t_w} I_{DLpk} + V_{DLF} \quad (8)$$

式8によって、パルス幅 t_w とピーク電流 I_{DLpk} が、必要な電圧 V_{IN} に与える影響を計算できます。図9はこれをより明確に示しています。動作電流での3接合または4接合のレーザーの一般的な値であるレーザー・ダイオードの電圧降下 $V_{DLF} = 12$ V を想定しています。図9aは、(7) から計算された電圧 V_{IN} と L_1 の関係を、50 A の固定パルスにして、いくつかの一般的なパルス幅の値で示しています。図9bは、2 ns の固定パルス幅のときのさまざまな一般的なピーク電流値で同じ結果を示しています。特定のレーザーとパルス形状の場合、必要な V_{IN} は L_1 と共にほぼ直線的に増加することが明確に分かります。

5.3 ドライバのスイッチの性質

上記の分析は理想的なスイッチを想定していますが、実際の半導体スイッチには、ゼロではないスイッチング時間と飽和電流の制限があります。さらに、スイッチとそのパッケージには、大きなインダクタンスがあり、特定のパルス形状に必要な電圧が増加するだけでなく、スイッチのオンが遅くなることもあります。

過去10年間で、GaNベースの新しいパワーFETが市販されるようになりました。GaN FETは、シリコンMOSFETと比べて、Lidar用途において、いくつかの圧倒的な利点があります。まず、同等の電流定格のMOSFETと比べて、入力容量 C_{iss} が最小 1/10 と低いため、GaN FETのオン時間が、はるかに短くなります。次に、GaN FETは、横型デバイスなので、ウエハ・レベルのチップスケール・パッケージ (WLCSP: wafer level chip scale package) を使えます。WLCSPは、極めて低いインダクタンス、優れた熱特性、高い信頼性、最小限のコストを実現します。最後に、GaN FETチップは、電圧と電流の定格が同等のパッケージに封止したシリコン・パワーMOSFETよりもはるかに小さいため、インダクタンスがさらに低減され、マルチチャネ

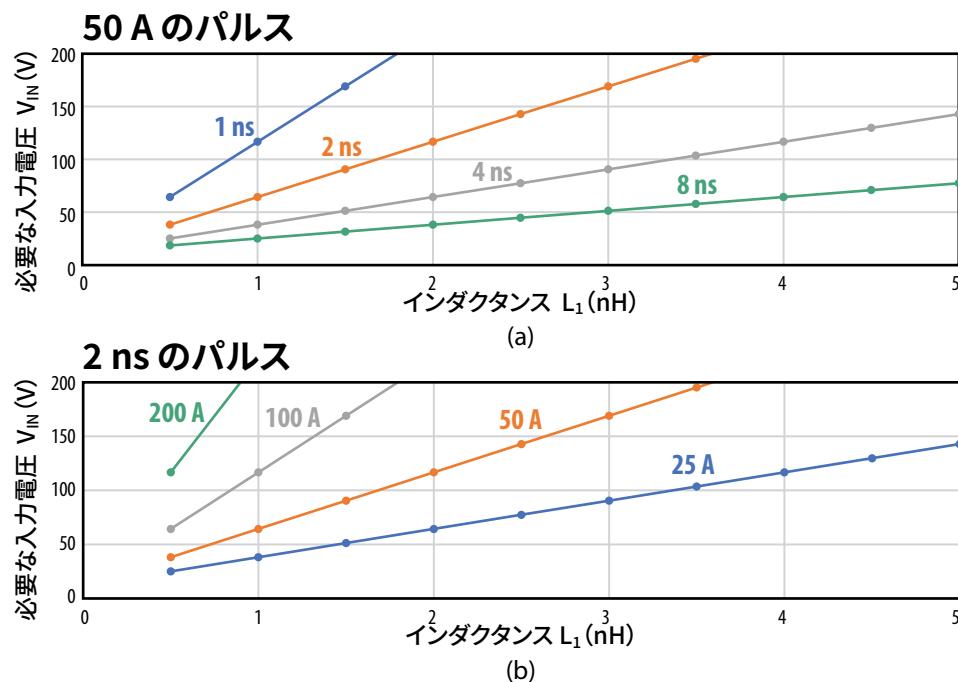


図9. バス電圧 V_{IN} とインダクタンス L_1 の関係。(a) は、特定のピーク・パルス電流 50 A に対するパルス幅の影響を示し、(b) は、特定のパルス幅 2 ns の半値全幅 FWHM に対する電流の影響を示しています。

ルLidarなどのアプリケーションで隣接するレーザーの間隔を狭くすることができます。21世紀の初め、スイッチ技術の選択肢として、シリコンのパワーMOSFETが選ばれました。パッケージとプリント回路基板の技術が進歩し、インダクタンスをうまく制御できるようになったため、10 nH以下の値も実現可能になりました。最先端のシリコンMOSFETと組み合わせることで、パルス幅が数10 nsで数10 Aが商業的に実現可能になりました。ただし、Lidarシステムの設計者が、さらなる性能向上を目指す中で、シリコンのパワーMOSFETは2つの理由から大きな制限要因となりました。1つ目は、ゲート電荷が大きいため、MOSFETのオン時に大幅に遅くなることです。2つ目は、大型のシリコンMOSFETは、チップの裏表に接続がある垂直デバイスです。このため、外部にパッケージを使うことになり、パワー・ループとゲート駆動ループの両方に、かなりのインダクタンスが追加されます。前者の場合、必要な電圧が高くなり、チップがさらに大きくなり、後者の場合、デバイスのオンがさらに遅くなります。これまで見てきたように、これは、現代のLidarシステムのニーズよりも、少なくとも10倍悪くなります。ToF型Lidarは、何10年も前から存在していましたが、ニッチな用途に限定されていました。

費用対効果に優れた窒化ガリウム(GaN)のパワーFETの登場によって、状況は一変しました。これらは2010年ころに市販され、同等のシリコンMOSFETに比べて、インダクタンスが大幅に低く、スイッチング性能指数(FOM:figure of merit)が最大10倍も優れています。図10は、パルス電流定格がそれぞれ75 A、125 A、231 Aの3種の80 Vの車載品質AEC-Q101認定のeGaN® FETであ

るEPC2252、EPC2204A、EPC2218Aを示しています[14],[15],[16]。

表2は、GaN FET[14]と最先端のシリコンMOSFET[17]の比較です。これらは、同等の電圧定格とパルス電流定格で、Lidarの重要な仕様である車載認定資格があるものを選択しています。GaNは、基板上でシ

リコンを上回る大きな性能上の利点があり、ゲートのFOMだけでも、MOSFETが高性能DToF型Lidarに適さないことが明らかです。eGaN FETの性能は、従来のシリコンMOSFET技術よりも大幅に向かっており、与えられたピーク電流能力に対して、はるかに高速なスイッチングを実現します。

パラメータ	EPC2252	IAUZ40N08S5N100	Siに比べたGaNの利点	光パルスへの効果
技術	GaNトランジスタ	Si MOSFET		
定格電圧 $V_{DS,max}$ [V]	80	80	1	速度、パワー
ゲート電圧 V_{GS} [V]	5	6*	1.2	速度
最大パルス電流 $I_{pulse,max}$ [A]	100(最小)	90(標準)	1.1	パワー
ゲートのFOM $R_G \cdot Q_{Gtot}$ [$\Omega \cdot nC$]	2.1	15	7.1	速度
ゲートのインダクタンス L_G [nH]	<0.2	2.0	>10	速度、パワー
ソースのインダクタンス L_S [nH]	<0.05	0.25	>5	速度、パワー
ドレインのインダクタンス L_D [nH]	<0.1	0.1	>1	速度、パワー
パッケージ面積 [mm×mm]	LGA 1.5×1.5	DFN 3.3x3.3	6.2	速度、パワー

表2. 25°Cでのパルス電流と電圧定格が同等のデバイスであるGaN FETとシリコンMOSFETのパラメータの比較。

*Lidar用の一般的な超高速ゲート駆動の絶対最大電圧定格は6 Vです。

5.4 基本的な設計プロセス

ここで、共振型Lidarドライバを設計するために、上記の情報をまとめます。まず、レーザー・パルスの仕様から始めます。これは通常、システム設計から決まります。これらの要件は次のとおりです：

- ・パルスのピーク振幅 I_{DLpk}
- ・半值全幅(FWHM)のパルス幅 t_w
- ・パルスの繰り返し周波数PRF
- ・レーザー・ダイオードの電圧降下 V_{DLF}

基本的なパルス要件を選択したら、設計を完了するために必要な次の要素は、パワー・ループのインダクタンス L_1 です。 L_1 の決定については、セクション5.5で説明しますが、ここでは値を取得できると仮定します。

必要なバス電圧 V_{IN} は、(8)から決まり、 I_{DLpk} と組み合わせてFET Q_1 の適切な型番を選択するために使います。

共振コンデンサ C_1 の値を決めるために、(5)と(7)を使います：

$$C_1 = L_1 \left(\frac{I_{DLpk}}{V_{IN} - V_{DLF}} \right)^2 \quad (9)$$

再充電抵抗 R_1 の値は(3)から決められます：

$$R_1 = \frac{\tau_{chrg}}{C_1} \quad (10)$$

$\tau_{chrg} \gg t_{res}$ なので、 τ_{chrg} に十分大きな値を選択するだけで済みます。熱的制限によって、パルスのデューティ比は通常、1%以下となるため、 R_1 の値を正確に決める必要はありません。これについては、より大きいデューティ比の値で動作する必要がある人向けに、セクション6.4で、さらに詳しく説明します。

(8)、(9)、(10)を組み合わせることで、設計を完了するための残りの値を決めます。

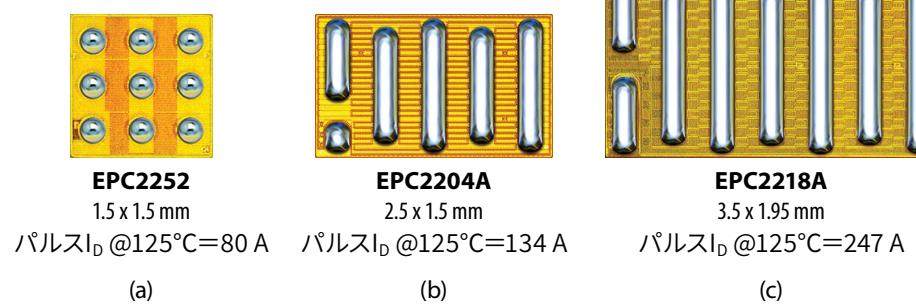


図10. 80 VのeGaN FETのEPC2252 (a)、EPC2204A (b)、EPC2218A (c)、原寸に比例した縮尺[12]。これらのFETはいずれも、極めて低いインダクタンスを実現するチップスケール・パッケージを採用しており、AEC-Q101規格に準拠した車載認定を取得しています。

5.5 パワー・ループのインダクタンスの決定

必要な入力電圧は、レーザーのインダクタンスにほぼ比例して増加し、入力電圧によってFETとコンデンサの定格が決まることが分かりました。さらに、レーザー・ドライバのバス電圧は、どこから、おそらくは別の昇圧コンバータから供給する必要があります。 L_1 の値が小さいほど、設計の残りの部分は、より単純で低コストになるでしょう。プリント回路基板のインダクタンスを最小化する基本原理は、[18]で詳しく説明されており、パワー・ループのインダクタンスを低減するためのさまざまな有用な手法が取り上げられています。参照されている記事では、eGaN FETのチップスケール・パッケージでは、FET、プリント回路基板、バス容量、および電流検出シャント(必要な場合)で構成されるパワー・ループのインダクタンスの寄与を1 nHよりも十分に低く抑えることができ、500 pH以下の値に近くできることが示されています。

ここで、インダクタンスの他の発生源に目を向けると、主なものはレーザーです。図11は、筆者の経験に基づいて、短絡負荷と、表面実装レーザーおよび挿入実装レーザーの両方を備えた一般的なパワー・ループのインダクタンスを示しています。これらは、達成可能な性能の概要を示すために、図9aのグラフに重ねて示しています。挿入実装レーザーでは、完全に最良の場合で全インダクタンス L_1 が約5 nHになると見積もられますが、パッケージのリード長を最小化するように注意すれば、通常は6~20 nHの範囲になります。このような大きな値は、

約10 nsの50 Aのパルスが実際に達成できる最良の値であることを意味します。Q₁には、より高電圧の部品を使うこともできますが、そのような部品はサイズが大きく、パッケージのインダクタンスが大きく、プリント回路基板の層上のトレース間と層間の両方のプリント回路基板のクリアランスを大きくしなければなりません。これらの要因はすべて、全インダクタンスをさらに増加させ、200 Vを超えると実際にはほとんど改善されません。表面実装レーザーでは、インダクタンス L_1 は0.6 nH~2 nHに近くなります。この場合、定格80 V~100 Vのスイッチで2~3 nsのパルスが容易に実現できることが分かります。

レーザーのインダクタンスのほとんどは、ワイヤー・ボンドを含むレーザーのパッケージによるものであることに注意してください。レーザーやLidarのメーカーは、レーザー・パッケージのインダクタンスが性能を左右することを認識しており、レーザー・ダイオード向けの高度なパッケージやチップスケール・パッケージを開発する作業が進行中です。大出力レーザー・ダイオードにとっては、大きな課題です。大出力レーザー・ダイオードには、パワー半導体のすべての制約に加えて、光学システムの要件を満たすという追加の課題があるからです。

残念ながら、設計開始時に L_1 の値を正確に知ることは困難です。これは、ある程度の繰り返しが必要になる可能性があることを意味します。初期設計では、あなた自身で追加の電圧マージンを考慮すると、予想外のインダクタンスをある程度克服できます。

6 ハードウェア・ドライバの設計

このセクションでは、レーザー・ドライバ開発基板EPC9179を詳しく調べて、実際のレーザー・ドライバ設計について詳しく説明します。EPC9179は、125°Cで80 Aのパルス電流定格を備えた車載認定の80 VのeGaN FETであるEPC2252を使っています。これは、さまざまなピーク電流レベルに対応する開発基板のセット(EPC9179、EPC9180、EPC9181)の一部であり、これらを表3にまとめました[7],[19],[20]。これら3種のデモ・ボードは、FET、共振コンデンサ、および電流測定シャントを除いて、すべて同一です。動作と物理設計に関するすべての説明は、3種の基板に等しく当てはまります。

パラメータ	概要	EPC9179	EPC9180	EPC9181	単位
Q ₁	FETの型番	EPC2252	EPC2218A	EPC2204A	なし
C _{RES} (C2-C6)	全共振容量の実効値	1.10	10.8	3.4	nF
I _{peak}	公称ピーク電流 @理想ダイオード負荷 で125°C	80	247	134	A
T _{PW}	公称パルス幅	2-3	5-6	3-4	ns

表3. EPCの車載用DToFデモ・ボード

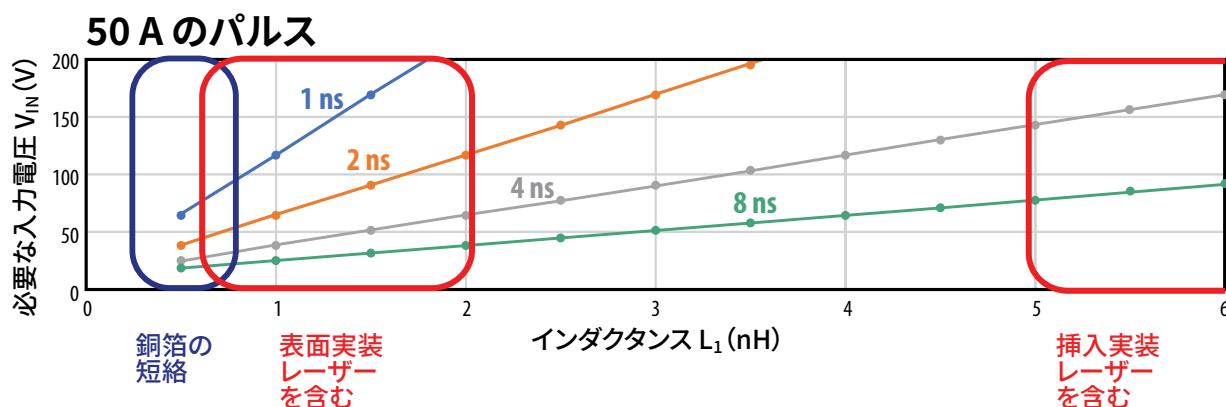


図11. 短絡負荷(レーザーなし)、表面実装レーザー、挿入実装レーザーに対する適切に設計したレーザー・ドライバの一一般的なインダクタンス範囲

6.1 動作

図12は、EPC9179のクイック・スタート・ガイド (QSG) [7] から転載したEPC9179の回路ブロック図です。この開発基板は、異なる種類の論理レベル入力をサポートし、長い入力パルス (出力範囲は約 1~50 ns) から、高速で短いパルスを生成できる狭いパルス・ジェネレータも備えています。ただし、ここでは、主なレーザー・ドライバと、主要な波形に関連するテスト・ポイントのみを考察の対象としています。より詳細な情報に興味のある方は、QSGとEPC9179のウェブページ [19] の両方で、この情報を見つけることができます。

6.2 構成

高速、大電流のレーザー・ドライバの物理的設計と構築の重要性は、いくら強調しても、強調し過ぎることはありません。この設計の観点によって、可能な最小のインダクタンスが決まります。GaNパワー・スイッチ技術を使うと、スイッチが、もはや制限ではなくなり、寄生インダクタンスが性能を決める主要な要因になります。このセクションでは、物理的設計の重要な観点、つまりプリント回路基板のレイアウトについて説明します。

プリント回路基板の技術を検討する場合、コストを最小限に抑えるために、標準的な技術を使うことが非常に重要です。ここで説明する設計では、スルーホール・ビアと4層設計のみを使います。ここでは、この方法を説明します。ブラインド・ビア、埋め込みビア、またはマイクロビアを使うと、性能をさらに高めることができます。ここで示す基本的なパルス特性には必要ありません。これは特に、パッケージ封止のレーザー、またはボンディング・ワイヤ付きレーザーを使う設計に当てはります。高密度相互接続 HDI (high density interconnect) プリント回路基板プロセスを使うと、レイアウトの小型化や熱特性の向上など、他の利点が得られる可能性があることに注意してください。

6.2.1 共通ソース・インダクタンスとパワー・ループのインダクタンス

図7では、 L_1 を追加して、パワー・ループ内のすべての寄生インダクタンスをモデル化しました。これは、共振コンデンサの値を計算するため的一般的な近似値としては適切ですが、高速、大電流スイッチングの重要な考慮の1つである共通ソース・インダクタンス (L_{CS}) [3] が不明瞭になります。図13では、 L_{CS} をコイルで明確に示しています。パワー・ループの全インダクタンス L_1 は同じであるため、ドレインと直列になっている部分を明確に表すように L_1 も定義します。 L_{CS} は、ゲート・ループと共にいるパワー・ループのインダクタンスの一部分を表します。このため、「共通」という用語が使われています。

なぜ、このような面倒なことをするのでしょうか?一般的な数値をいくつか考えてみましょう。 $L_1 = 1 \text{ nH}$ という仮定は、適切にパッケージ封止されたSMTレーザー・ダイオードを使った適切に設計されたレイアウトです(図11参照)。さらに、 $L_{CS} = 50 \text{ pH}$ と仮定します。一般的な経験則では、ボンディング・ワイヤは約 1 nH/mm なので、これは長さ $50 \mu\text{m}$ のボンディングド・ワイヤのインダクタンスになり

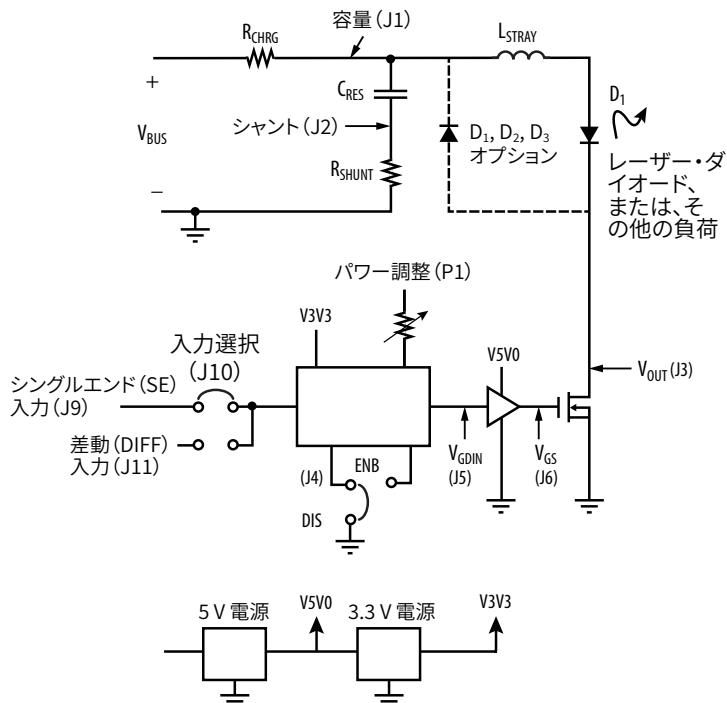


図12. レーザー・ドライバのEPC9179、EPC9180、EPC9181の回路ブロック図

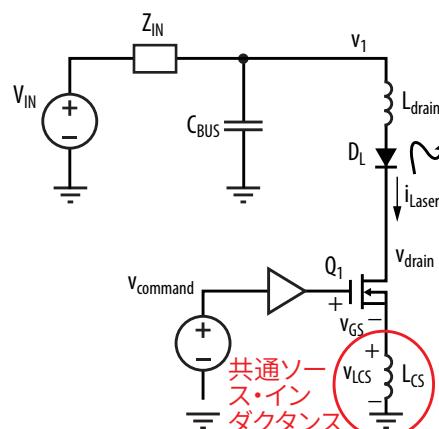


図13. 共通ソース・インダクタンス L_{CS} を明示したレーザー・ドライバ

ます。最後に、レーザー電流の勾配 dI_{LASER}/dt は 100 A/ns に近づく可能性があります。この場合、 L_{CS} の両端の電圧 V_{LCS} は次のようにになります。

$$v_{LCS} = L_{CS} \frac{dI_{LASER}}{dt} = (50 \text{ pH}) \frac{100 \text{ A}}{\text{ns}} = 5 \text{ V} \quad (11)$$

eGaN FETの推奨駆動電圧が 5 V で、ゲートのしきい値が約 2 V であることを考えると、 50 pH は、許容できないほど大きいことは明らかです。 $50 \mu\text{m}$ のボンディング・ワイヤで 50 pH が生じることを考えると、ソースのボンディング・ワイヤを備えたシリコンMOSFETは、理想的なゲート駆動でも、十分に高速にスイッチングできないことがあります。 L_{CS} がパワー・ループとゲート・ループの結合をモデル化することを実現するまでは、例えば、 10 pH 程度のより実用的な数値を得ることは不可能に思えるかもしれません。 L_{CS} の役割をこのように理解することで、レイアウトを詳しく検討できます。

6.2.2 レイアウト

以下のレイアウトの説明では、読者が2つの重要な概念を理解していることを前提としています。まず、パワー・ループのインダクタンスを最小化する原則を理解しなければなりません。このトピックになじみがなかったり、少し知識が不足したりしている場合は、ここ[18]に記載されているこれらの原則を確認することを推奨します。次に、電流は主に、インピーダンスが最も小さい領域を流れることを思い出してください。高周波電流、または急速に変化する電流の場合、電流が最小のインダクタンスの経路を流れることを意味します。このような電流のみを検討しているため、電流は常に、最小面積のループ、すなわち、最小のインダクタンスを流れると想定するのが妥当です。これらの原則を念頭に置いて、高性能レーザー・ドライバのレイアウト [21] を見てみましょう。

図14は、高性能レーザー・ドライバのパワー・ループのレイアウトをプリント回路基板の上面から見た簡略図です。まず、ゲート駆動とパワー・ループが、それぞれeGaN FETのQ₁の左側と右側にあることに注目してください。次に、最上層の大部分が接地プレーンであることに注目してください。図15は、Q₁をオンしたときの電流の流れを示しています。まず、図15aを参照すると、左側の小さな矢印は、ゲート・ドライバがFETをオンしたときの電流の流れです。このとき、ゲート・ドライバは、小さな赤色の矢印で示すように、ゲート駆動用のバイパス・コンデンサからQ₁のゲートに放電します。この同じ電流がソースから流出して、バイパス・コンデンサのもう一方の端子に戻らなければなりません。速度が速いため、図に示すように、このゲートのオン時の電流は最小で、インダクタンスが最も低い経路を流れます。Q₁がオンになると、

パワー・ループの電流が流れます。右側の大きな赤色の矢印は、共振コンデンサC₁から放電する電流です。これは最上層を通って、レーザー、またはその他の負荷に流れ、次に負荷から出て、ビアを通り、図15bに示す2番目の層に下ります。2番目の層では、パワー・ループの電流は左に流れ、次にビアを通り、Q₁のドレインに上昇します。

このレイアウトは、2番目の層を、連続した接地プレーンまたは戻りプレーンのままにする一般的なアプローチとは異なりますが、これには十分な理由があります。まず、ゲート・ループとパワー・ループのそれぞれで、ソース電流が互いに反対方向に離れて流れるため、共通の伝導経路が減り、2つの経路の物理的な距離が長くなるため、単純に相互インダクタンスも減ります。これは、図10に示すように、ドレイン端子とソース端子が

互いに交互に絡み合っているため可能です。次に、パワー・ループのソース電流がビアを経由して流れるままになります。ビアは、寄生インダクタンスの主な発生源であるため、これによって、パワー・ループから見たソースのインダクタンスが最小限に抑えられます。電流の流れが逆になったとき、パワー・ループの経路全体は同じであるため、パワー・ループ全体のインダクタンスは変わりません；このレイアウトは、パワー・ループのインダクタンスの一部をソースからドレインに移すことを意味し、ドレインへの害は、ほとんどありません。

上記のプリント回路基板のレイアウトの考察によって、標準的なプリント回路基板技術を使って、極めて優れたパルス特性を得ることができます。ただし、パルス特性は、いくつかの要件の1つにすぎません。熱特性は制限要因となることが多く、Lidarの場合、レーザーは、独自の各要件を備えた光学システムの一部です。このレイアウトでは、これらの要因に対しても、ある程度対応しています。このレイアウトでは、表面の負荷を第2層のドレイン・ノードに接続するビア・アレイは、プリント回路基板の裏面にある銅ランドで終端するビアを介しています。これによって、負荷からヒ

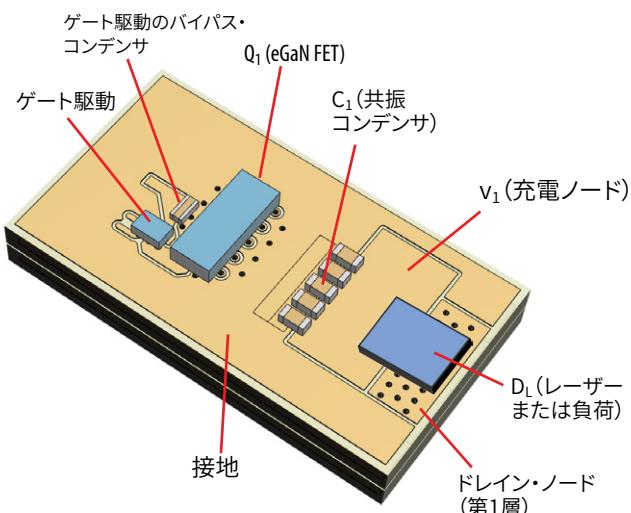


図14. 一般的なパワー・ループの部品のレイアウト

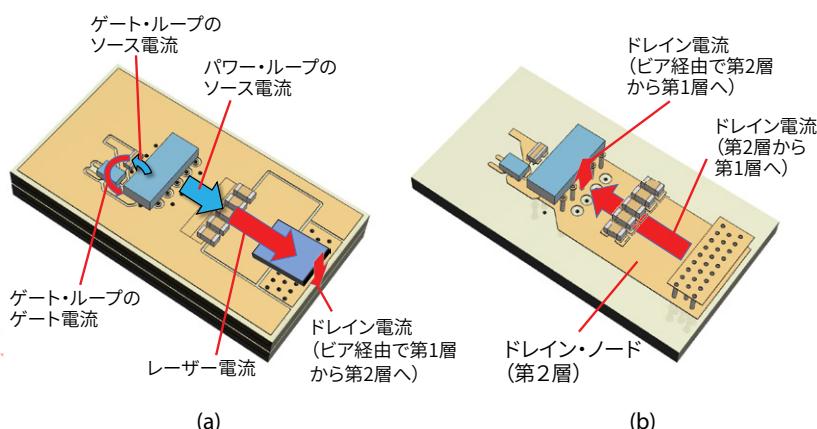


図15. FETがオンのときのパワー・ループ電流の物理的な流れ

ートシンクへの熱流の経路が提供されます。この経路はスイッチ・ノードに電気的に接続されているため、放熱の通常の方法が適用されます[1]。光学的な目的のために、示されているレイアウトでは、プリント回路基板の端にEELを取り付けることができるため、光出力がプリント回路基板に邪魔されないようにすることができます。同じレイアウトの原則は、VCSELにも適用できますが、VCSELの光放出は、プリント回路基板の平面に対して垂直であるため、端の取り付けは不要になります。

最後に、パワー・ループにはdv/dtとdi/dtの極端な値が存在するため、パワー・ループ構造全体の下に接地プレーンを追加で配置し、このプレーンを表面の接地に接続するビア・シールドをパワー・ループ全体の周囲に使うことを強く勧めます。ビア・シールドには、パワー・ループ構造への接続を可能にするためにギャップが必要ですが、これは最小限に抑える必要があります。EPC9179/80/81のレイアウト・ファイルには、実際の実装例が示されています。

7 実験結果

このセクションでは、eGaN FETを使って、セクション6で示した設計および構築情報に従うことで得られる優れた性能を示す実験結果を示します。

7.1 EPCの共振ドライバ開発基板の概要

図16は開発基板EPC9179の写真で、拡大図に、パワー・ループの主要部品を示しています。インダクタンス L_1 は、パワー・ループの部品とプリント回路基板の浮遊インダクタンスによるものであり、ここでは、明示的にコイルが追加されていないため、表示していません。最初の3つの設計 (EPC9179、EPC9180、EPC9181) は、レイアウトがほぼ同じなので、それぞれのインダクタンスは同等です。基本的な設計アプローチは、動作温度125°Cでデバイスの定格電流に近い最短パルスを得ることです。現実的な設計ではレーザーが主な熱源だからです。レーザーは、FETの近くに実装されているため、レーザーの電力消費によって、FETの温度が上昇します。いずれの場合もインダクタンスはほぼ同じで、定格電圧も同等なので、ピーク電流を増やすためには、共振コンデンサの値を大きくする必要があります。これによって、パルス幅も広くなります。

最後の設計 (EPC9150) は、EPC9180と同様に大電流用途(約 200 A)が対象ですが、より短いパルスが望まれます[22],[23]。このレイアウトは、すでに低インダクタンス向けに最適化されており、所望の電流も同様であるため、式(7)は、パルス幅を狭める唯一の方法は、電圧を高くすることであることを示しています。このため、定格 200 V のFETであるEPC2034Cを使います[24]。高電圧設計では、高電圧コンデンサやプリント回路基板の導体のクリアランスと層間絶縁の増加など、他の変更が必要になることに注意してください。ここで示した2つの要因は、どちらもインダクタンスを増加させるため、電圧を無制限に上げることはできません。

図17は、2セットの基板の積層を示しています。1番目（「表面層」）と2番目（「中間層1」）の層間の誘電体間隔が強調表示されています。低電圧基板は、FETによる定格が80 Vですが、100 Vに適しており、間隔は 75 μm (3 ミル) にします。高電圧基板は、定格が 200 V で、127 μm (5 ミル) の間隔にします。これらの間隔は、保守的であり、この間隔を狭くす

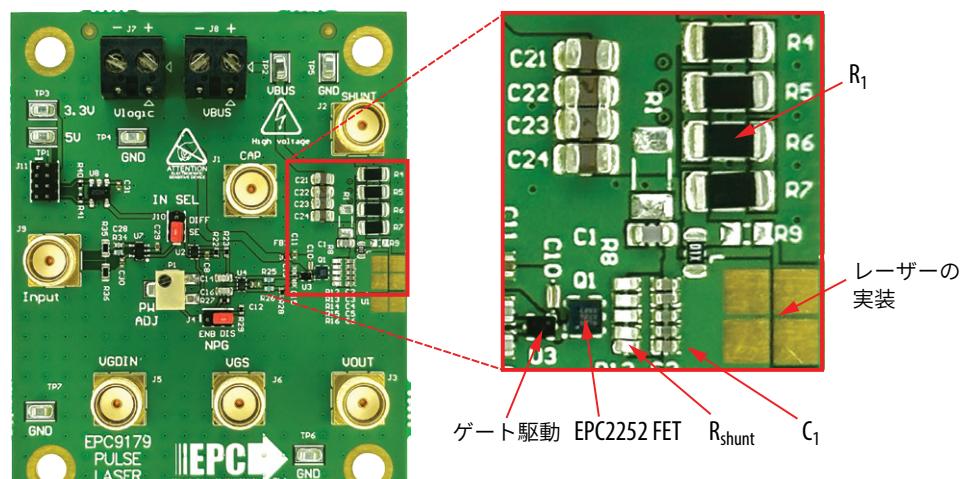


図16. 共振パルス・ドライバEPC9179と、その共振ネットワークの主要部品を強調したパワー・ループの拡大図。インダクタンス L_1 は、パワー・ループの部品とプリント回路基板の浮遊インダクタンスによるものであるため、表示していません。

#	Name	Type	Thickness	Material	Dk	#	Thru 1:4
	Top Overlay	Overlay					
1	Top Solder	Solder Mask	0.01mm	Solder Resist	3.5	1	
1	Top Layer	Signal	0.037mm			1	
1	Dielectric1	Prepreg	0.075mm	Isola FR408HR	3.7	1	
2	MidLayer1	Signal	0.037mm			2	
2	Dielectric2	Core	1.25mm	Isola FR408HR	3.7	2	
3	MidLayer2	Signal	0.037mm			3	
3	Dielectric3	Prepreg	0.075mm	Isola FR408HR	3.7	3	
4	Bottom Layer	Signal	0.037mm			4	
4	Bottom Solder	Solder Mask	0.01mm	Solder Resist	3.5	4	
	Bottom Overlay	Overlay					

(a)
EPC9179
EPC9180
EPC9181
80 V

#	Name	Type	Thickness	Material	Dk	#	Thru 1:4
	Top Overlay	Overlay					
1	Top Solder	Solder Mask	0.01mm	Solder Resist	3.5	1	
1	Top Layer	Signal	0.071mm			1	
1	Dielectric1	Prepreg	0.127mm	Isola FR408HR	3.7	1	
2	MidLayer1	Signal	0.071mm			2	
2	Dielectric2	Core	1.06mm	Isola FR408HR	3.7	2	
3	MidLayer2	Signal	0.071mm			3	
3	Dielectric3	Preprep	0.127mm	Isola FR408HR	3.7	3	
4	Bottom Layer	Signal	0.071mm			4	
4	Bottom Solder	Solder Mask	0.01mm	Solder Resist	3.5	4	
	Bottom Overlay	Overlay					

(b)
EPC9150
200 V

図17. EPCの開発基板に使ったプリント回路基板の積層図。80 Vの基板であるEPC9179、EPC9180、EPC9181 (a) と、200 Vの基板EPC9150 (b)。強調表示した誘電体層の厚さは、パワー・ループのインダクタンスを減らすために最小化しなければなりません。

ることで、インダクタンスを減らすことができます。ただし、このセクションの設計では通常、レーザーのインダクタンスが支配的であるため、性能の向上は、わずかであるかもしれません。

レーザーに、より優れたパッケージを利用できる場合は、この厚さを減らすことで、性

能が向上するかもしれません。使われている材料は、米 Isola の FR408HR [25] です。これは、比較的低成本の材料であり、標準のFR4よりも RF 特性が優れています。パルス電流特性の観点から厳密に必要なわけではなく、主に開発基板上の測定点を、より一貫性のあるものにするために選択しました。

7.2 実験波形

選択した実験結果は、次のサブセクションで設計ごとに示します。

7.2.1 車載用の80 V、80 AのeGaN FETであるEPC2252を搭載したEPC9179

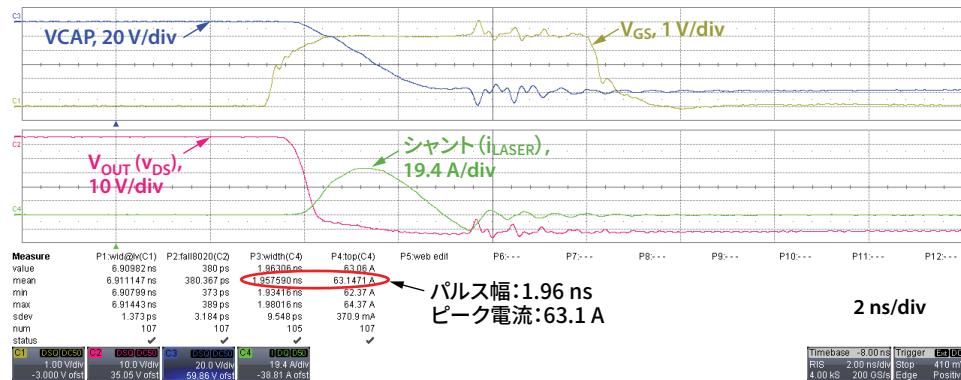


図18. インターポーラEPC9989に搭載した独ams OSRAMのシングル・チャネル・トリプル接合レーザー・ダイオードSPL S1L90A_3 A01を使ったデモ・ボードEPC9179の波形。 $V_{BUS} = 70\text{ V}$ 。

7.2.2 車載用の80 V、247 AのeGaN FETであるEPC2018Aを搭載したEPC9180

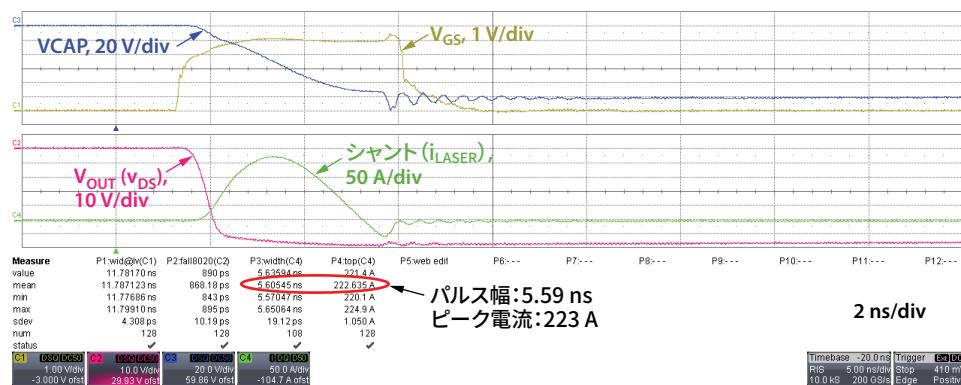


図19. インターポーラEPC9989に搭載したams OSRAMの4チャネル・トリプル・レーザー・ダイオードSPL S4L90A_3 A01を使ったデモ・ボードEPC9180の波形。すべてのチャネルは並列に接続されています。 $V_{BUS} = 70\text{ V}$ 。

7.2.3 車載用の80 V、134 AのeGaN FETであるEPC2204Aを搭載したEPC9181

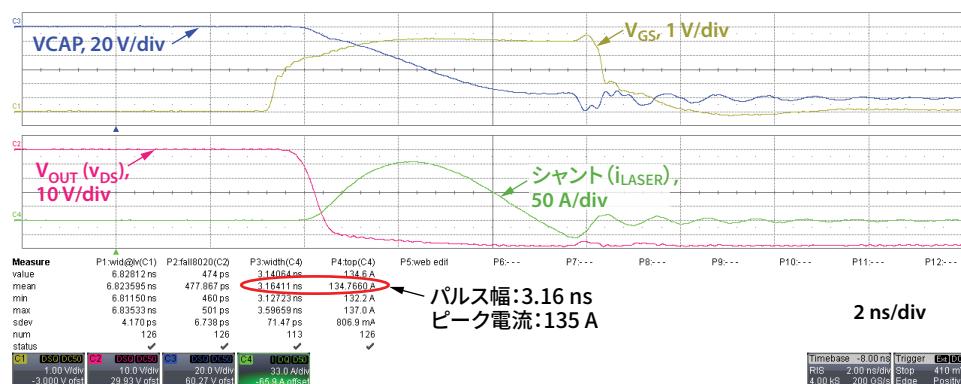


図20. インターポーラEPC9989に搭載したams OSRAMの4チャネル・トリプル・レーザー・ダイオードSPL S4L90A_3 A01を使ったデモ・ボードEPC9181の波形。すべてのチャネルは並列に接続されています。 $V_{BUS} = 70\text{ V}$ 。

7.2.3 200 V、214 A の eGaN FET である EPC2034C を搭載した EPC9150

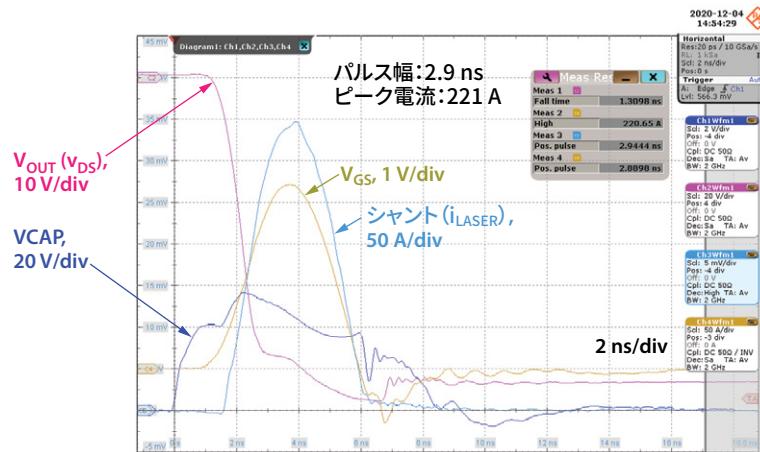


図21. インターポーラ EPC9989 を搭載した ams OSRAM の 4 チャネル・トリプル・レーザー・ダイオード SPL S4L90A_3 A01 を使ったデモ・ボード EPC9150 の波形。すべてのチャネルは並列に接続されています。 $V_{BUS} = 150$ V。

7.3 結果のまとめ

表4 に上記の波形の結果をまとめました。

基板	FET	最大バス電圧 の推奨値	レーザー	ピーク電流	パルス幅	ピーク dI_d/dt	ピーク dV_{ds}/dt
EPC9179	EPC2252	70	S1L90A_3 A01	64	2.0	79	132
EPC9180	EPC2218A	70	S4L90A_3 A01	223	5.6	112	60
EPC9181	EPC2204A	70	S4L90A_3 A01	135	3.2	測定なし	測定なし
EPC9150	EPC2034C	160	S4L90A_3 A01	221	2.9	測定なし	測定なし

表4. EPCの開発基板の実験結果の概要

8 EPCのレーザー・ドライバ開発基板の追加機能

EPC9179/80/81 シリーズの DToF 開発基板は、柔軟性が高く、新しいアイデアを試したり、高速で大電流のパルスに対する実際の部品の動作をより深く理解したりするための基盤として使えます。このセクションでは、これらの設計の詳細と、さらに追求すべきさまざまな方向性についての提案を示します。図12の回路ブロック図は、EPC9179/80/81 シリーズに適用され、このセクションの有用なリファレンスとなります。EPC9150 は、古い設計ですが、新しいシリーズのほとんどの機能を備えているため、このセクションの説明のほとんどは今でも適用できます。EPC9150 を使う場合は、ここで紹介した詳細といつかの違いがあることに注意してください。すべての設計のウェブページには、完全な回路図、プリント回路基板のレイアウト・ファイル、

部品表 (BOM)、クイック・スタート・ガイド (QSG)、および関連するアプリケーション・ノートへのリンクが含まれています。これらは付録にまとめられており、開発基板を使う場合は、この資料を確認することを勧めます。

8.1 入力と出力

レーザー・パルス・ドライバの高速化には、RF技術、特に、制御されたインピーダンスの使用と、ケーブルや測定向けの 50 Ω の標準インピーダンスの使用が必要です。これが何を意味するのか分からぬ場合は、このアプリケーション・ノートでは詳しく説明しないため、理解することに適した参考文献がいくつかあります。このトピックに不慣れな方に最適な参考文献は [26] です。

入力は 50 Ω の抵抗で終端しています。50 Ω のケーブルで信号源に接続すると、入力

からのリンギングと反射を最小化できます。50 Ω 出力のパルス・ジェネレータを使うときは、信号発生器の出力インピーダンスと、基板の入力インピーダンスによって形成される電圧分割器を考慮する必要があります。論理ゲートで基板を直接駆動したいときは、一部の論理ゲートの出力インピーダンスが数 100 Ω と大きくなる可能性があることに注意してください。つまり、入力を十分大きな電圧で駆動できないということです。この場合、入力終端抵抗を取り外すことができますが、論理ゲートへの接続は、リンギングや、パルスの反射を最小化する方法で実施しなければなりません。これに慣れていない場合は、上記の参考文献を確認してください。入力には、シングルエンドの論理入力と LVDS 入力 [27] の 2 種類が可能です。シングルエンド入力は、2.5 V の CMOS 論理レベルと互換性があるように設定され

た論理レベル・トランジスタを備えています; QSG の指示に従って変更できます。同様に、QSG には LVDS 入力の使用方法に関する説明もあります。

すべての出力は、 50Ω 負荷で適切に動作するように設計されています。これは、内部入力 50Ω のオシロスコープに、 50Ω の同軸ケーブルを使って接続することでうまく達成できます。スコープ入力で外部に 50Ω のターミネータを使うことは、一般的な $1 M\Omega$ のスコープ入力の高い入力容量によって測定帯域幅が制限されるため、推奨しません。この容量によって通常、測定帯域幅は 200 MHz 以下に制限され、最小の測定立ち上がり時間は 2 ns 程度になります。これは、基本機能の検証以外の用途には遅すぎます。

8.2 伝送線路プローブによる電圧検出

シャント測定を除く、すべての検出測定出力は、伝送線路の電圧プローブの原理を使えば、サブナノ秒の時間スケールで波形の忠実度が得られます。このようなプローブは通常、500~5 k程度の比較的低いプローブ・インピーダンスですが、このインピーダンスは、ほぼ純粋な抵抗であり、帯域幅は非常に広く、つまり数 GHz になることがあります。これらのプローブはプリント回路基板に組み込まれているため、対象のノードに、ほぼ理想的な接続が可能になり、波形の忠実度と再現性が向上します。プローブ・ネットワークと伝送線路は、プリント回路基板の裏面にあるため、パワー・ループ内の極端な信号による干渉が最小限に抑えられます。これらのプローブは、測定点から滑り落ちることもありません。これは、回路内の高電圧を測定するときに重要な考慮です! このようなプローブの基本原理は、このアプリケーション・ノートの範囲外ですが、[28]で詳しく説明されています。

内蔵プローブで有効な測定を行うには、次の3つの特性を考慮する必要があります。まず、プローブは、オシロスコープの入力を 50Ω に設定して接続しなければなりません。 $1 M\Omega$ の入力に 50Ω のターミネータを使うと、ほとんどすべてのスコープの帯域幅が大幅に制限されるため、推奨しません。次に、各内蔵プローブには、それぞれ独自の減衰係数があり、これを考慮しなければなりません。これらの減衰係数は、対応する QSG で各基板タイプに対して指定されています。

ます。3番目に、プローブのインピーダンスが低いため、平均直流電圧が大きい点(ドレイン電圧や共振コンデンサ電圧など)では、プローブの入力抵抗でかなりの電力消費が発生する可能性があります。残念ながら、この抵抗は、寄生要因を最小化するために、物理的に小さくする必要があり、その結果生じる加熱によって、寿命が非常に短くなります。この発熱を防ぐために、高電圧測定のテスト点には、直流ブロッキング・コンデンサが含まれています。これによって、対象の高速波形にほとんど影響しないハイパス・フィルタが形成されます。ただし、長いパルス幅を使うと、これらのテスト点で、誤った結果が生じることがあるため、外部プローブを使う必要があります。ブロッキング・コンデンサの充電と放電によって、余分な電力消費が発生します。最後に、ブロッキング・コンデンサを備えた高電圧プローブには、プリント回路基板上に 50Ω の終端もあります。この終端によって、接続された同軸ケーブルが漏れ電流によってバス電圧まで充電されることを防ぎます。充電されたケーブルを、誤って高速オシロスコープの 50Ω 入力に接続すると、高額なオシロスコープの修理に関する面倒な話し合いになるかもしれませんため、これは重要です。

内蔵の伝送線路プローブは、米テクトロニクスの P6158 (3 GHz の伝送線路プローブ) [29]とほぼ同じ結果を生成することが検証されているため、推定帯域幅は少なくとも 3 GHz です。

8.3 電流検出

ああ、電流検出・・・パワー・エレクトロニクスの悩みの種!

パルス・レーザー・ドライバの電流検出には、長所と短所の両方があります。長所には、動作の検証、レーザー・パルスのタイミングの決定、目の安全性を満たしながら範囲を最大化するための光パワーの制御、トラブル・シューティングなどがあります。ただし、電流検出には、インダクタンスの追加、消費電力の増加、波形精度の低下、コスト、インダクタンスを克服するための駆動電圧の低下、実装の難しさなど、多くの短所があります。

EPC の共振電流パルス・ドライバには、周波数補償した抵抗電流シャントの形で電流測定機能が搭載されています。このシャントは、図22に示すように、共振コンデンサの低電位端子と直列に接続されています。この位置によって、ソース経路にインピーダン

スを導入しない接地基準のシャントを使えます。セクション6.2.1で説明したように、このようなソース経路のインピーダンスは、性能に非常に悪影響を及ぼす可能性があります。充電抵抗 R_1 は、他のすべての回路インピーダンスよりもはるかに大きいため、コンデンサの電流は、レーザーまたは負荷の電流とほぼ等しくなります。

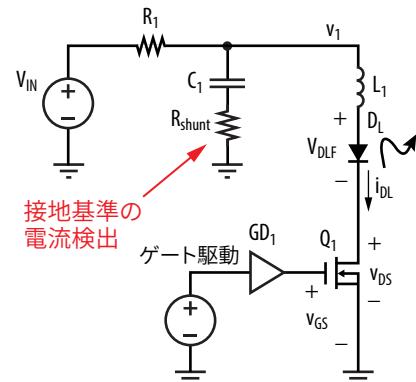


図22. 共振パルス開発基板の電流測定シャントの回路内での位置

パワー・ループのインダクタンスを最小化する必要があることと、数ナノ秒幅のパルスを測定するために必要な高い帯域幅は、シャントの実装に細心の注意を払う必要があることを意味します。図23に示すように、一般的なシャントには、寄生インダクタンスがあります。このインダクタンスには、 L_{ESL} と L_{ext} の2つの部分があります。 L_{ESL} は、シャント電流を決定するために使われる電圧降下 v_{sense} に寄与するシャント・インダクタンスの一部であり、 L_{ext} は、部品パッドの部品間の物理的間隔の結果として、プリント回路基板上で確保される余分な距離を考慮するための追加のインダクタンスです。両方のインダクタンスを最小化する必要がありますが、排除することはできません。 L_{ext} と L_{ESL} の合計は、パワー・ループに追加されるため、ドライバの性能を最大化するためには、これを最小限に抑えなければなりません。ただし、セクション5に示したように、パワー・ループへの影響は単純です。 L_{ESL} は、シャントの周波数応答に寄与し、その影響は、周波数応答にゼロを追加することで、測定を歪めることです。最後に、電圧検出ネットワークのインピーダンス Z_{sense} は、テスト電流の一部に経路を提供し、これも測定誤差の一因となる可能性があります。

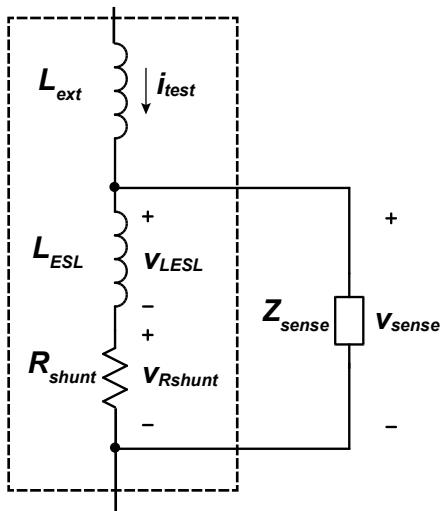


図23. 寄生インダクタンスを含む電流測定シャント抵抗

このシャント抵抗は、すべてのインダクタンスを最小化するために、残りのパワー・ループと同じレイアウトの一部として統合された5個の並列0402抵抗器で構成されています(図16)。インダクタンスをさらに低減するために、設計用に選択した抵抗器は、プリント回路基板に隣接する抵抗要素を持ち、従来の表面実装抵抗器と比べて、シャントによる電流ループ領域が削減されます。DToF型レーザー・ドライバの小さいデューティ比によって、非常に大きな電流でも、このような小さな抵抗器を使えます。

通常、大きなピーク電流による電圧降下を

最小限に抑え、 Z_{sense} による負荷効果を最小化するために、シャントの抵抗値を非常に小さくすることが望まれます。残念ながら、インダクタンスを減らすために前述の手順を実行した後でも、測定に影響を与えるほどの残留インダクタンスが残る可能性があります。問題は、 L_{ESL} によって導入されるゼロであり、その位置は次のように表されます。

$$f_{z,ESL} = \frac{R_{shunt}}{2\pi L_{ESL}} \quad (12)$$

EPC9179を考慮することで、その効果を推定できます。エッジ遷移時間 $t_t = 1 \text{ ns}$ の矩形パルスを想定すると、パルスの3 dB帯域幅は次のようにになります。

$$f_{z,shunt} \cong \frac{0.35}{t_t} = 350 \text{ MHz} \quad (13)$$

このシャントの部分的なインダクタンスは、[21]の結果から、およそ $L_{ESL} = 40 \text{ pH}$ と推定されました。式12と13から、 L_{ESL} の誘導リアクタンスは以下になります。

$$|Z_{ESL}| = 2\pi f_{z,shunt} L_{ESL} = 2\pi(350 \text{ MHz})(40 \text{ pH}) = 88 \text{ m}\Omega \quad (14)$$

このシャントの抵抗値は、誘導リアクタンスの少なくとも10倍である必要があります。これでは $R_{shunt} \geq 0.88\Omega$ を意味します。これによって、ピーク電流65Aで57Vの電圧降下が発生し、トランジスタの定格電圧の70%を超えます。これによって、設計の性能が損なわれます。

この問題を解決するには、ESLのゼロを極で補償します。これによって、はるかに小さなシャント抵抗値を使えるようになります。これは、パワー・コンバータが、電流検出にコイルの等価直列抵抗を使うときと同じ方法です[30]。実際には、設計の全体的なパルス電流特性を犠牲にすることなく、ESLのゼロを可能な限り高く保つことが依然として最善です。その理由は、ESLのゼロを正確に補償することが難しいため、周波数が高くなるにつれて、正確な補償がそれほど重要ではなくなるためです。EPC9179では、選択した解決策は、最大定格電流で、定格電圧の約10%の最大出力電圧を供給するように選択した抵抗値 $R_{shunt} = 100 \text{ m}\Omega$ を選択することです。次に、ESLの極周波数を決定し、RCネットワークを使って補償します。フィルタに 50Ω の直列抵抗を選択した場合、 $R_{shunt} = 100 \text{ m}\Omega$ 、 $L_{ESL} = 40 \text{ pH}$ は、15 pFの補償コンデンサが極を生成して、ゼロをキャンセルすることになります。図24は、理想的なシャント、説明したような補償していないシャント、および指定された値を使った補償したシャントのシミュレーション結果です。 L_{ESL} によって生成したエラーと補償の有効性を確認できます。補償された波形の先頭にある小さなグリッチは、コンデンサのESLの影響を確認するための200 pHの小さなインダクタンスによるものです。このグリッチの幅は約25 psですが、実際のシステム(コネクタ、スコープ、ケーブルなど)の他の帯域幅制限によって、実際には見られません。

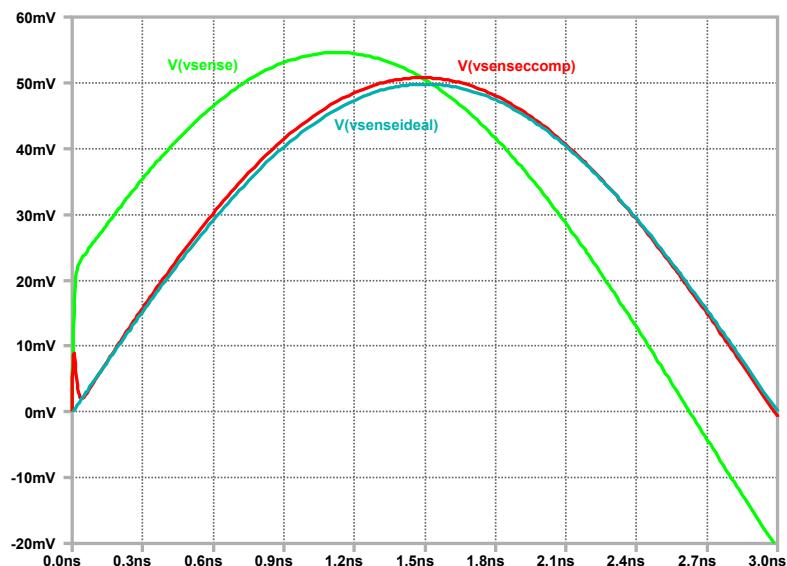
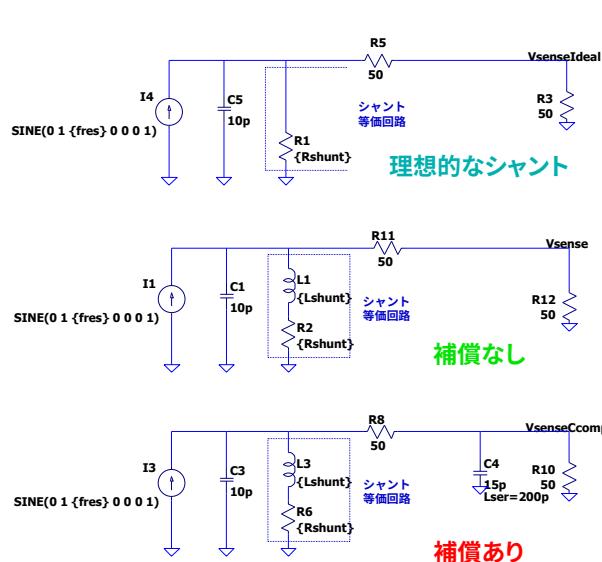


図24. 電流シャントのシミュレーション。理想的なシャント、ESLを使った補償なしのシャント、RCネットワークを使った補償付きシャントの結果の比較。このシミュレーションでは、 $R_{shunt} = 100 \text{ m}\Omega$ 、 $L_{shunt} = L_{ESL} = 40 \text{ pH}$ です。パルス幅が2 nsのFWHMの半分の正弦波パルス。

L_{ESL} の決定は簡単ではありません。レーザー・ダイオード負荷の場合、光波形の形状は、高速光検出器で決めることができます。光パワー対電流の特性は、ダイオードの励起しきい値電流を超えると通常、非常に直線的になるため、光パルスの形状は、電流パルスの形状と、よく合っています。この方法をダイオード・レーザーに使う場合、絶対パルス振幅を決定するための適切な手段にはなりませんが、波形の形状と他の波形とのタイミング関係を合わせるために使えます。この形状は、半正弦波に非常に近いため、補償によって、正しい形状とタイミングが得られれば、結果はかなり正確になります。このアプリケーション・ノートのEPCのすべての開発基板は、この方法で検証されており、手順をさらに厳密にするための作業が進行中です。

8.4 共振コンデンサ

小型の表面実装コンデンサを並列に接続することで、低インダクタンスのコンデンサを構成できます。図16の例は、5個の0402コンデンサを並列に接続した実装を示しています。インダクタンスが最小化されると、設計者が制御できる主なパラメータは、電圧と共振容量です。共振コンデンサには、NPO/C0Gセラミック誘電体、または、磁器、ガラス、マイカなど、損失が少なく線形で安定した特性を備えた他のタイプの誘電体を使わなければなりません。NPO/C0G積層セラミック・コンデンサは、この用途に適しており、コストも低く抑えられます。幸い、NPO/C0Gコンデンサを使うと、5個の並列0402コンデンサ、または4個の並列コンデンサのセットで、200Vまでのほぼすべてのニーズを満たすことができる分かれています。多くの場合、必要な容量は、さらに少ないコンデンサ数で得られます。しかし、インダクタンスの低減が多少犠牲になります。これは、多くの実用的なLidar設計で許容されることが多いです。

8.5 共振コンデンサの充電

共振コンデンサの充電は、適切な動作の鍵となります。考慮すべき主な点は、充電時間と充電効率の2つです。レーザーのデューティ比が小さいため、充電時間は、それほど重要ではありません。最近まで、充電効率は2次的な問題でしたが、Lidarシステムの商用化が進むにつれて、この状況は変わりました。

充電方法には2種類あります：抵抗充電と誘導充電です。抵抗充電は、実装が簡単で設計者の負担も少なく、パワー・ループへの影響もほとんどありません。ただし、効率は、高くありません。誘導充電は通常、DCM（電流不連続モード）で動作する昇圧またはフライバックで実装され、多くの場合、単一パルス充電方式を使います。誘導充電は、効率が、より高く、低電圧を必要な充電電圧まで昇圧できるという利点もあります。ただし、非常に複雑で、パワー・ループに大きな寄生要素をもたらす可能性があります。このアプリケーション・ノートで説明する開発基板では、抵抗充電を使っています。

共振コンデンサは、充電抵抗器 R_1 を介して充電され、時定数 τ_{chrg} は(3)で与えられます。共振コンデンサを最終値の99%以上に充電するには、 $t = 5\tau_{chrg}$ かかるため、最大パルス繰り返し周波数をPRF = $1/5 \cdot \tau_{chrg}$ に設定できます。設計者が、より高いPRF値を望む場合、レーザー出力の多少の低下を受け入れるか、 R_1 の値を小さくすることができます。 R_1 を小さくすると、オンのときに Q_1 に追加の電流が流れますが、これは $5\tau_{chrg} \gg t_w$ の場合に許容されるかもしれません。

図26に示すような理想的な共振システムと、図27の関連する波形では、コンデンサ C_1 が最初に充電されるときを除いて、コンデンサの初期状態は $V_{C1}(t=0) = V_{IN} - 2V_{DFL}$ であることが分かります。これは良い見積もりで、再充電中は、すべての電力消費が R_1 で発生し、 R_1 で消費されるエネルギーは以下です。

$$E_{R1chrg} = 2C_1(V_{BUS} - V_{DFL})^2 \quad (15)$$

これは、 R_1 とは無関係であることに注意してください。消費電力は次のようにになります。

$$P_{R1chrg} = PRF \cdot E_{R1chrg} \quad (16)$$

ここで説明した抵抗充電に関する最後の考慮事項は、パルス終了後にFETの Q_1 がオンの場合、充電抵抗 R_1 の値によって制

限される電流がレーザー・ダイオードを流れることです。これによって、電流がレーザー・ダイオードの励起のしきい値を下回っていても、ある程度の光が放出されます。これは動作のLEDモードと呼ばれます。この放出は非常に小さく、つまりピークのレーザー放出よりも4~5桁小さいですが、エンジニアは、これを認識し、システムにとって、問題ないことを確認しなければなりません。

8.6 狹パルス発生器

EPC9150/79/80/81シリーズの基板には、狭パルス発生器も搭載されています。この回路は、標準関数発生器の入力を整えるために使えます。標準関数発生器は、最小パルス幅と遷移時間が長すぎることが多いため、信号源として適さないことがよくあります。この基本回路は、この基板で使われているゲート・ドライバLMG1020のメーカーによって推奨されており[31]、古典的なJim Williamsの設計[32]に大まかに基づいています。この回路は、ジャンパのセットによって有効にすることができます、調整範囲は約1ns~50nsで、ほとんどのニーズを満たすために十分です。

8.7 レーザーの実装

EPC9150/79/80/81シリーズの基板は、パッケージの柔軟性と、レーザーやその他の負荷の取り付けを考慮して設計されました。図16は、プリント回路基板の取り付けパッドを示しています。この開発基板には、インターポーラEPC9989も付属して出荷されており、さまざまな負荷やコネクタに対応するための異なるパッド配置の製品だけでなく、複数の市販レーザーを取り付けるために使えるインターポーラの各種製品もあります。レーザーやその他の負荷がプリント回路基板に直接適合しない場合は、低インダクタンスで繰り返し接続できるため、インターポーラの利用を強く推奨します。独自の目的でインターポーラを設計したい人のために、フットプリントは、オンラインで入手できます[19,20]。インターポーラの利用に関する詳細な手順は、基板のQSGに記載されています。図25は、インターポーラを使って取り付けられたレーザーの例です。

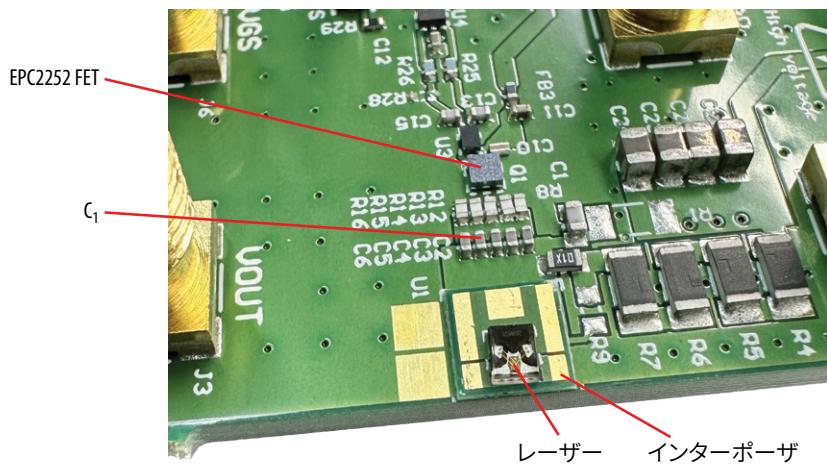


図25. 低インダクタンスのインターポーバを使って、開発基板EPC9179に取り付けたams OSRAMのレーザーSPL S1L90A_3 A01の写真。

8.8 代替動作モードと回路構成

このアプリケーション・ノートの大部分は、共振パルス・ドライバに焦点を当てて説明してきましたが、その利点の多くはセクション5で説明しました。ただし、共振動作が唯一の選択肢ではありません。ユーザーがメインの動作モードに加えることができる重要な変更が2つあります。以下で説明します。

8.8.1 デュアル・エッジ制御

すでに述べたように、共振容量放電のレーザー・ドライバには多くの便利な特性があります。ただし、大きな制限があります。つまり、特定のパワー・ループ・インダクタンスでは、パルスの高さは適切に制御できますが、パルス幅は制御できません。パルス幅は、パルスの全エネルギーを制御するためにも使えます。パルス幅は、パルス振幅よりも簡単に制御でき、特に、個々のパルスに対して、このような制御が必要な場合に容易です。さらに、場合によっては、レーザー・ダイオード、またはその他の負荷をプリント回路基板から切り離す必要があります。この場合、何らかの相互接続が必要になります。かなりのインダクタンスが追加されます。最後に、場合によっては、任意の幅のパルスに超高速エッジが必要になります。これらの制限のいくつかに対処するために、デュアル・エッジ制御を使えることがあります。つまり、駆動FETのオンとオフの両方を使ってパルス形状を制御します。

一般的なデュアル・エッジ制御の用途では、共振コンデンサと充電抵抗の値を変更する必要があるでしょう。通常、デュアル・エッジ制御は共振動作から離れています。したがって、共振コンデンサを、より大きな値に換えると便利な場合があります。その場合、クラスIIの誘電体コンデンサ(X7Rなど)への変更は理にかなっています。電流を制限しなければならないときは、プリント回路基板へのバス電圧入力に追加のバス容量があるため、充電抵抗を、この目的に使えるかもしれません。

最後に、スイッチがオフになると、パワー・ループのインダクタンスの電流が切断され、FETのドレイン端子と、レーザー・ダイオード、またはその他の負荷にリングやオーバーシュートが生じる可能性があることを考慮しなければなりません。このリングは、インダクタンス、オフ時の電流、レーザー、FET、プリント回路基板の静電容量によって異なります。電圧オーバーシュートを制御するために、クランプ・ダイオードをいくつか追加して準備します。

適切なクランプ・ダイオードを見つけることは非常に困難です。ほとんどのダイオードには、パワー・ループのインダクタンスと同程度かそれ以上のパッケージ・インダクタンスがあり、これがクランプの応答速度を制限します。さらに、クランプ電流が大きい場合、これを処理できる定格のダイオードは、大きな容量を持つ傾向があり、リングをさらに大きくし、場合によって

は、出力パルスが繰り返されることがあります。Lidar用途では、後者は許容されません。小型のダイオードは、デューティ比が小さい用途で動作でき、問題なく動作しているように見えますが、そのような条件下での動作と信頼性に関するメーカーのデータは、ほとんどありません。残念ながら、現時点で、著者は適切なクランプ・ダイオードを推奨できません。これはオープンな研究分野です。

開発基板EPC9150/79/80/81をデュアル・エッジ制御用途に使う場合は、シミュレーションと実験の両方を慎重に計画することを推奨します。後者は特に重要です。著者の経験では、電圧と電流の必要な定格を備えたダイオードを選択した場合、利用可能なモデルは、Lidar用途で見られる非常に短い遷移に対するダイオードの動作を正確に表していないためです。商用の場合、クランプ・ダイオードに対する信頼性テストの確かなプログラムを推奨します。

デュアル・エッジ制御の課題は一般に、ピーク電流をこのアプリケーション・ノートで説明した値よりも、はるかに小さい値に制限しなければならないことです。Lidar用途の場合、これは通常、IToFシステムの領域です。これは別の論文で取り上げます。EPCは、IToF用途を対象とした開発基板シリーズも製造しており、これらは付録に記載しています。

8.8.2 フェールセーフ・コンデンサの充電

クランプ・ダイオードには、共振コンデンサの代替の充放電経路を提供するという別の使用例があります。このような代替経路は、スイッチQ₁がオンのままになる障害が発生しているときに、コンデンサの充電回路がレーザーに十分な電流を供給して、システムが目の安全放射線制限に違反する可能性がある場合に便利です[33],[34]。このような状況では、レーザーのデューティ比が100%なので、比較的小さい電流でこれが発生する可能性があり、平均電力が規制の制限を超える可能性があります。図26に示すように、代替充電経路を使って、これを防止できます。

従来の充電方式では、V_{IN}が十分に高く、Z_{IN}が十分に小さいとき、コマンドがオンのまになったり、短絡障害が発生したりすると、レーザー・ダイオードD_Lに連続電流が流れます。通常の動作では、レーザーのデューティ比は通常、0.1%~1%ですが、数A(場合

によっては1 A以下)の小さな連続電流によって、通常の動作で100 Aのパルスを使った場合よりも平均電力が大きくなる可能性があります。フェールセーフ方式にすると、短絡によって Q_1 がオンのままになると、 C_1 が充電されず、レーザー D_L がオンになります。EPC9179/80/81 (EPC9150にはありません)には、フェールセーフ充電方式を採用する規定があり、その手順はQSGに記載しています。

フェールセーフ方式には、さらに興味深い特性がいくつかあります。理論上は、 V_{BUS} が負になることを防ぎ、 D_L のオフを遅くするはずです。実際には、その影響は小さいです。ダイオード経路の余分なインピーダンスによって、ダイオードの導通が十分に遅くなり、オフの速度への犠牲が小さくなると考えられます。ただし、現時点では、その影響をモデル化して予測することは難しいことが分かっています。これは、一般的なダイオード・モデルがナノ秒の時間スケールでの動作を常に正確に反映するわけではないという事実と、ダイオード電流がレーザー D_L のオフに影響を与えるほど急速に増加しないようにする追加のインピーダンスを提供することで、誘導性の寄生要素が、有益な役割を果たすためです。これは、まだ完全に分析されていませんが、この場合、セクション8.8.1で説明した遅いクランプは、欠点ではなく利点になるかもしれません。これについて懸念がある場合は、 D_{clmp} と直列に小さな抵抗を接続すると、クランプ・ダイオード経路の時定数が D_L のオフ速度にほとんど影響を与えないほど遅くなることが保証されます。この方式のもう1つの利点は、共振

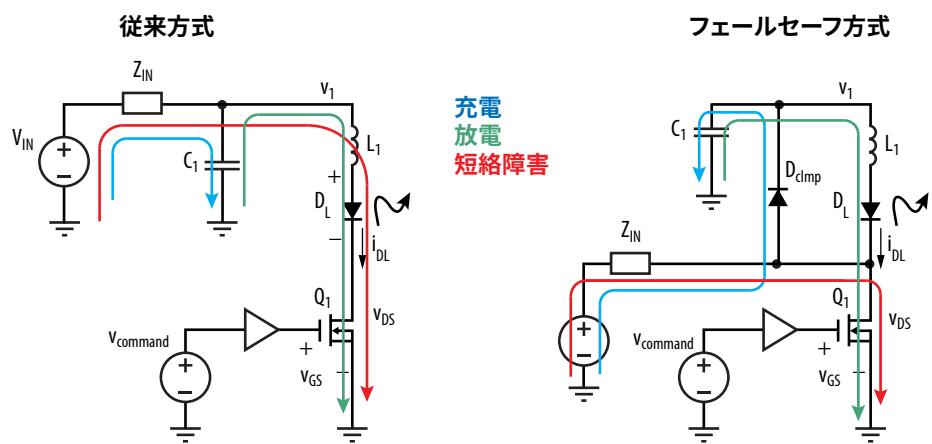


図26. 従来方式の充放電経路(左)とフェールセーフ方式の充放電経路(右)。

コイルの電流が共振コンデンサをゼロ以下に引き下げた後、共振コンデンサが自然に約0 Vに戻る手段を提供することです。これは、すべての再充電電流が V_{BUS} の高い電位から供給されるわけではないことを意味し、したがって、充電抵抗での電力消費は(15)で与えられるものと比較して減少します。

フェールセーフ充電方式には潜在的な利点がいくつかありますが、この基板は、従来の方法で出荷されます。フェールセーフ充電方式では、レイアウト内、特にクランプに使うダイオード内の両方で、追加の寄生要素の組み合わせの影響を受けるためです。これによって、動作が予測しにくくなり、設計が、より特定の目的向けになります。ただし、この方法は有望であり、特定の

レーザー仕様が設定されている商用用途では、設計が見つかるかもしれません。したがって、開発基板のプリント回路基板で、このオプションを使えます。

9 結論

GaNのパワー・トランジスタとICの優れた性能によって、数cm²のプリント回路基板領域から、数ナノ秒幅の数10から数100 Aの極端な電流パルスを生成できます。これらすべてを、車載認定部品を使った標準的なプリント回路基板技術を使って、低コストで大量生産できます。この機能によって、小型形状で手頃な価格の高性能Lidarが実現できるので、すでにLidar市場に革命が起こっています。この機能は、他にも多くの用途があると思われます。数ナノ秒で数100 Aを得て、あなたは何ができるでしょうか?

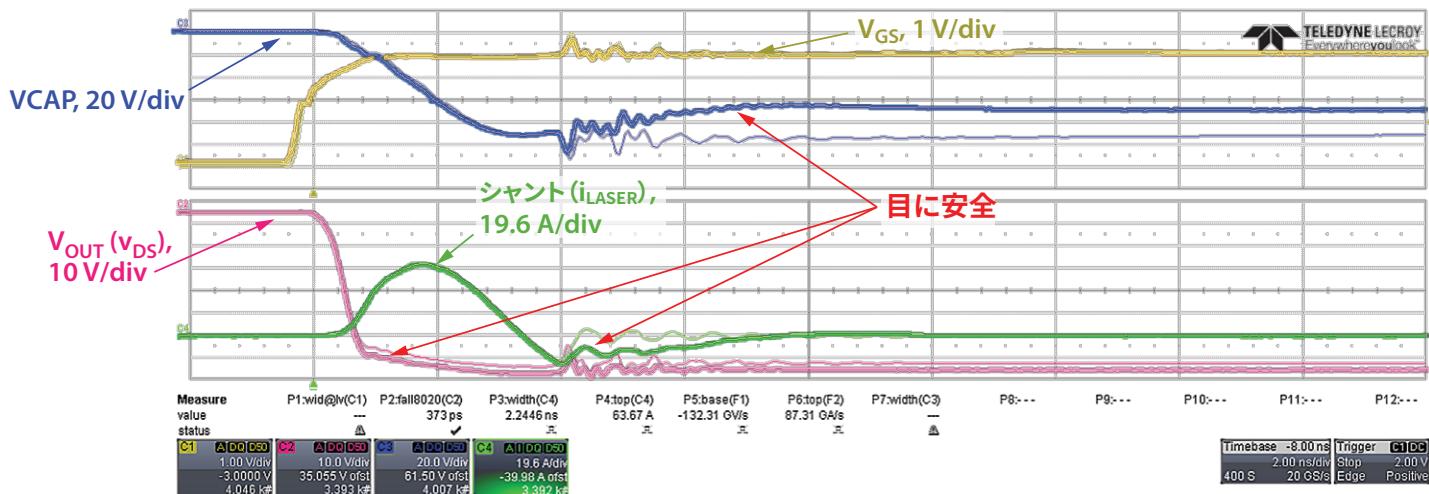


図27.ams OSRAMのレーザーS1L90A_3A01を搭載した評価基板EPC9179の従来の充電モードとフェールセーフの充電モードの比較。
細いトレースは、変更していない基板を示し、太いトレースは、フェールセーフに変更した後の結果を示しています。

10 付録

表5に、レーザー・ドライバやその他の大電流パルス用途での使用を目的とした開発基板に関連するEPCのFETとICの組み合わせをまとめました。

型番	技術	特別な機能	車載認定	電圧定格	パルス電流定格	推奨用途	開発基板
EPC2212	eGaN FET		AEC-Q101	100	75	DToF	EPC9126
EPC2001C	eGaN FET		該当せず	100	150	DToF	EPC9126HC
EPC2216	eGaN FET		AEC-Q101	15	28	IToF	EPC9144
EPC2034C	eGaN FET		該当せず	200	213	DToF	EPC9150
EPC21601	eToF IC	論理レベル入力付き統合ゲート駆動、150 MHz	該当せず	40	15	IToF	EPC9154
EPC21603	eToF IC	LVDS入力付き統合ゲート駆動、150 MHz	該当せず	40	15	IToF	EPC9156
EPC21701	eToF IC	論理レベル入力付き統合ゲート駆動、50 MHz	該当せず	80	15	IToF	EPC9172
EPC2252	eGaN FET		AEC-Q101	80	75	DToF	EPC9179
EPC2218A	eGaN FET		AEC-Q101	80	135	DToF	EPC9180
EPC2204A	eGaN FET		AEC-Q101	80	230	DToF	EPC9181
EPC2203	eGaN FET		AEC-Q101	80	17	IToF, DToF	EPC91116

表5. EPCのレーザーおよびパルス電流ドライバの開発基板の概要

11 参考文献

- [1] A. Lidow, M. de Rooij, J. Glaser, A. Pozo Arribas, S. Zhang, M. Palma, D. Reusch, GaN Transistors for Efficient Power Conversion, 4th ed. Wiley, 2025.
- [2] J. Glaser, "How GaN power transistors drive high-performance lidar: Generating ultrafast pulsed power with GaN FETs," IEEE Power Electronics Magazine, vol. 4, no. 1, pp. 25–35, Mar. 2017, doi: 10.1109/MPEL.2016.2643099
- [3] Glaser, John S., "GaN-based Solutions for Cost Effective Direct and Indirect Time-of-Flight Lidar Transmitters," presented at the PSMA Power Technology Roadmap Webinar Series, Dec. 10, 2020.
- [4] "Global Automotive LIDAR Market Analysis and Forecast Report 2023: A \$3.1 Billion Market by 2028 from \$555 Million in 2022 - Rising Demand for Autonomous Vehicles/Increasing Sales of Electric Vehicles - ResearchAndMarkets.com," Apr. 07, 2023. Available: <https://www.businesswire.com/news/home/20230407005055/en/Global-Automotive-LIDAR-Market-Analysis-and-Forecast-Report-2023-A-3.1-Billion-Market-by-2028-from-555-Million-in-2022---Rising-Demand-for-Autonomous-VehiclesIncreasing-Sales-of-Electric-Vehicles---ResearchAndMarkets.com>. [Accessed: Apr. 14, 2024]
- [5] P. Boulay, "LIDAR for ADAS and AV Applications: Emerging Trends and Developments," presented at the Automotive LIDAR 2022 Conference and Expo, Online, Sep. 22, 2022. Available: www.automotivelidar.com
- [6] Pozo, Alejandroほか, 「EPCのeGaN®デバイスの信頼性試験：フェーズ12」, Efficient Power Conversion Corporation, 2021.
入手先: <https://epc-co.com/epc/Portals/0/epc/documents/product-training/Reliability%20Report%20Phase%2012-jp.pdf>
- [7] Glaser, John S., "EPC9179, EPC9180, and EPC9181 Quick Start Guide Rev. 2." Efficient Power Conversion Corporation, 2023.
Available: https://epc-co.com/epc/documents/guides/EPC9179_qsg.pdf
- [8] P. F. McManamon, LiDAR Technologies and Systems. SPIE, 2019. doi: 10.1117/3.2518254. Available: <https://www.spiedigitallibrary.org/ebooks/PM/LiDAR-Technologies-and-Systems/eISBN-9781510625402/10.1117/3.2518254>. [Accessed: Mar. 02, 2022]
- [9] OSRAM Opto Semiconductors, Inc., "SPL PL90_3 Datasheet." Nov. 20, 2015.
Available: https://www.osram-os.com/Graphics/XPic3/00194568_0.pdf/SPL%20PL90_3.pdf
- [10] ams-OSRAM AG, "SPL S1L90A_3 A01 Datasheet." Jul. 19, 2019.
Available: <https://ams-osram.com/products/lasers/ir-lasers-eel/osram-smt-laser-spl-s1l90a-3-a01>
- [11] ams-OSRAM AG, "SPL S4L90A_3 A01 Datasheet." Dec. 20, 2023.
Available: <https://ams-osram.com/products/lasers/ir-lasers-eel/osram-smt-laser-spl-s4l90a-3-a01>

- [12] ams-OSRAM AG, "EGA2000_940_W_Short_Datasheet." Apr. 26, 2021.
- [13] S. Morgott, "Range finding using pulse lasers," Osram Opto Semiconductors, Regensberg, Germany, Application note, Sep. 2004.
Available: http://www.osram-os.com/Graphics/XPic2/00054201_0.pdf/Range%20Finding%20using%20Pulsed%20Laser%20Diodes.pdf
- [14] Efficient Power Conversion Corporation, "EPC2252 data sheet." Jan. 2023.
Available: http://epc-co.com/epc/Portals/0/epc/documents/datasheets/epc2252_datasheet.pdf
- [15] Efficient Power Conversion Corporation, "EPC2204A Datasheet." Aug. 2022.
Available: https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2204A_datasheet.pdf. [Accessed: Oct. 08, 2024]
- [16] Efficient Power Conversion Corporation, "EPC2218A data sheet." May 2023.
Available: http://epc-co.com/epc/Portals/0/epc/documents/datasheets/epc2216_datasheet.pdf
- [17] Infineon Technologies AG, "IAUZ40N08S5N100 data sheet." Sep. 16, 2019.
Available: https://www.infineon.com/dgdl/Infineon-IAUZ40N08S5N100-Datasheet-v01_00-EN.pdf?fileId=5546d4626f1cf1c5016f1e6c94a801de
- [18] D. Reusch and J. Strydom, "Understanding the effect of PCB layout on circuit performance in a high frequency gallium nitride based point of load converter," in 2013 twenty-eighth annual IEEE applied power electronics conference and exposition (APEC), Mar. 2013, pp. 649–655. doi: 10.1109/APEC.2013.6520279
- [19] 「EPC9179:80 V、75 Aのレーザー・ダイオード・ドライバの評価基板 | EPC」
入手先: <https://epc-co.com/epc/jp/製品/評価基板/epc9179>. [アクセス日: 2024年4月14日]
- [20] 「EPC9180:80 V、230 Aのレーザー・ダイオード・ドライバの評価基板 | EPC」
入手先: <https://epc-co.com/epc/jp/製品/評価基板/epc9180>. [アクセス日: 2024年4月14日]
- [21] J. S. Glaser, "Kilowatt Laser Driver with 120 A, sub-10 nanosecond pulses in 1t; 3 cm² using an GaN FET," in PCIM asia 2018; international exhibition and conference for power electronics, intelligent motion, renewable energy and energy management, Jun. 2018, pp. 1–6.
- [22] Efficient Power Conversion Corporation, "Development Board EPC9150 Quick Start Guide," 2021.
Available: https://epc-co.com/epc/Portals/0/epc/documents/guides/EPC9150_qsg.pdf
- [23] 「EPC9150:200 V、214 Aのレーザー・ダイオード・ドライバの評価基板 | EPC.」
入手先: <https://epc-co.com/epc/jp/製品/評価基板/epc9150>. [アクセス日: 2024年4月14日]
- [24] Efficient Power Conversion Corporation, "EPC2034C data sheet." Jun. 2020.
Available: http://epc-co.com/epc/Portals/0/epc/documents/datasheets/epc2034c_datasheet.pdf
- [25] Isola Group, "Isola FR408HR data sheet," Aug. 2017.
Available: <http://www.isola-group.com/wp-content/uploads/data-sheets/fr408hr.pdf>. [Accessed: Oct. 14, 2017]
- [26] Howard Johnson and Martin Graham, High Speed Digital Design: A Handbook of Black Magic, 1st Edition. Prentice Hall, Inc., 1993.
- [27] "LVDS Application and Data Handbook," 2002.
- [28] J. Weber, "Oscilloscope probe circuits," Tektronix, Inc., 1969.
- [29] Tektronix Inc., "Tektronix P6158 20X 1 kohm Low Capacitance Probe For 50 Ohm Oscilloscopes, 071-0123-00." Feb. 24, 1998.
Available: <https://download.tek.com/manual/071012300.pdf>
- [30] Linfinity, Inc., "A simple current-sense technique eliminating a sense resistor," Jul. 1998.
- [31] Texas Instruments, "LMG1020 5-V, 7-A, 5-A Low-Side GaN and MOSFET Driver For 1-ns Pulse Width Applications datasheet (Rev. B)." Oct. 16, 2018. Available: <https://www.ti.com/lit/gpn/lmg1020>
- [32] J. Williams, "Signal sources, conditioners and power circuitry - circuits of the fall, 2004," Linear Technology, Application note AN98, Nov. 2004.
- [33] S. Morgott, "Optical radiation safety information," Osram Opto Semiconductors, Application note, Dec. 2004.
Available: http://www.osram-os.com/Graphics/XPic4/00018294_0.pdf/Optical
- [34] "IEC 60825-1:2014 Safety of laser products - Part 1: Equipment classification and requirements." International Electrotechnical Commission (IEC), May 15, 2014. Available: <https://webstore.iec.ch/en/publication/3587>